



Silicon-on-Insulator (SOI) Pixel Detector

K. Hara

- SOI pixel devices - introduction
- Tsukuba HEP group involvement in SOIPIX group
- FPIX /SOFIST / INTPIX
- Radiation hardness
- 3D stacking
- Summary

SOI pixel devices

SOI: SILICON-ON-INSULATOR
CMOS circuitry fabricated on
buried oxide(BOX)
LAPIS 0.2um FD-SOI

Features:

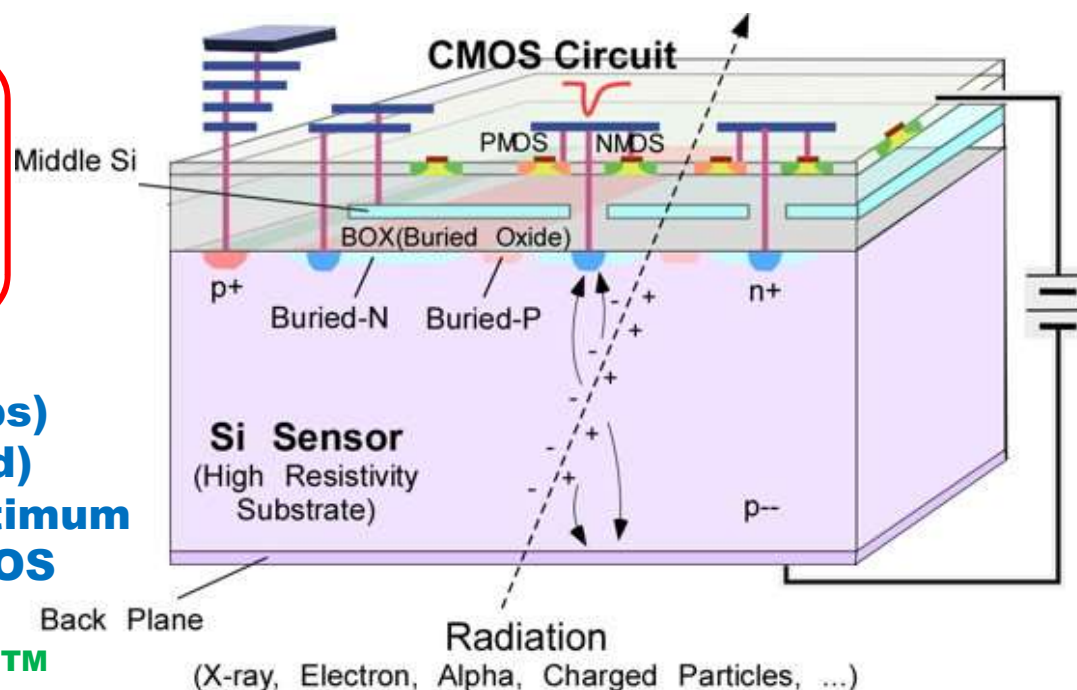
- **monolithic** (no metal bumps)
- **SOI-CMOS** (FETs fully isolated)
- **Can choose*** substrate of optimum resistivity (fully depleted CMOS sensors possible)

***SOITEC SmartCut™**

many excellent features

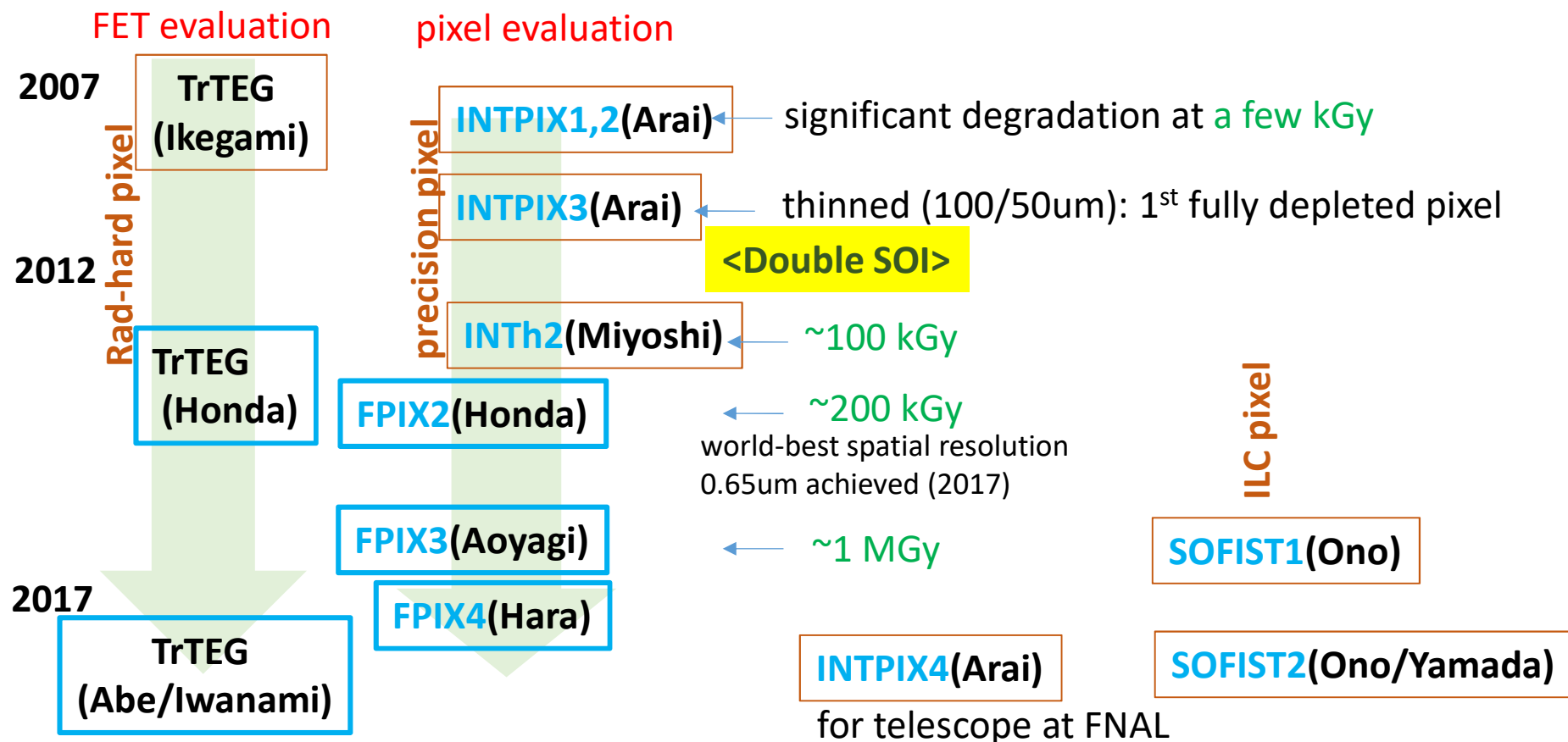
- | | | |
|----------------------------|---------------------|--------------------------------------|
| • Material budget | • speed | • single event effects |
| • S/N | • cost | • latch up |
| • power dissipation | • Pixel size | • Operation temp. (0.3K~570K) |

TID tolerance improved to 1MGy by introducing double SOI wafer

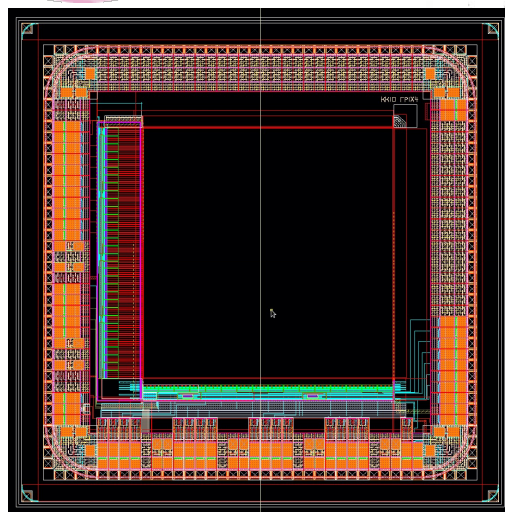


Tsukuba HEP for SOIPIX

2005: SOIPIX group formed (leader Y. Arai) at establishment of KEK Detector Technology Project
HEP, Tsukuba (K. Hara) joined from the beginning

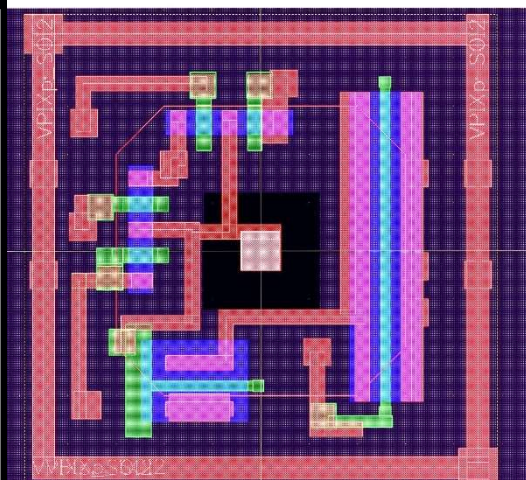


Fine Pixel Detector

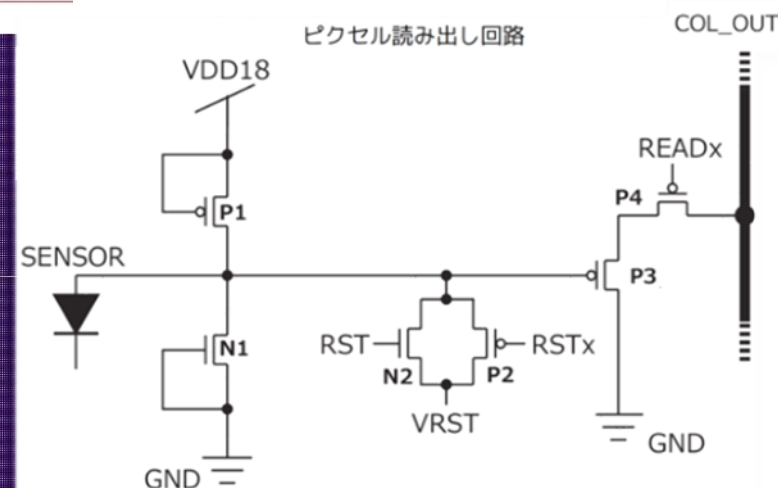


FPIX4 layout
256x256 pixels
16 parallel outputs

Sub-board⇒SEABAS

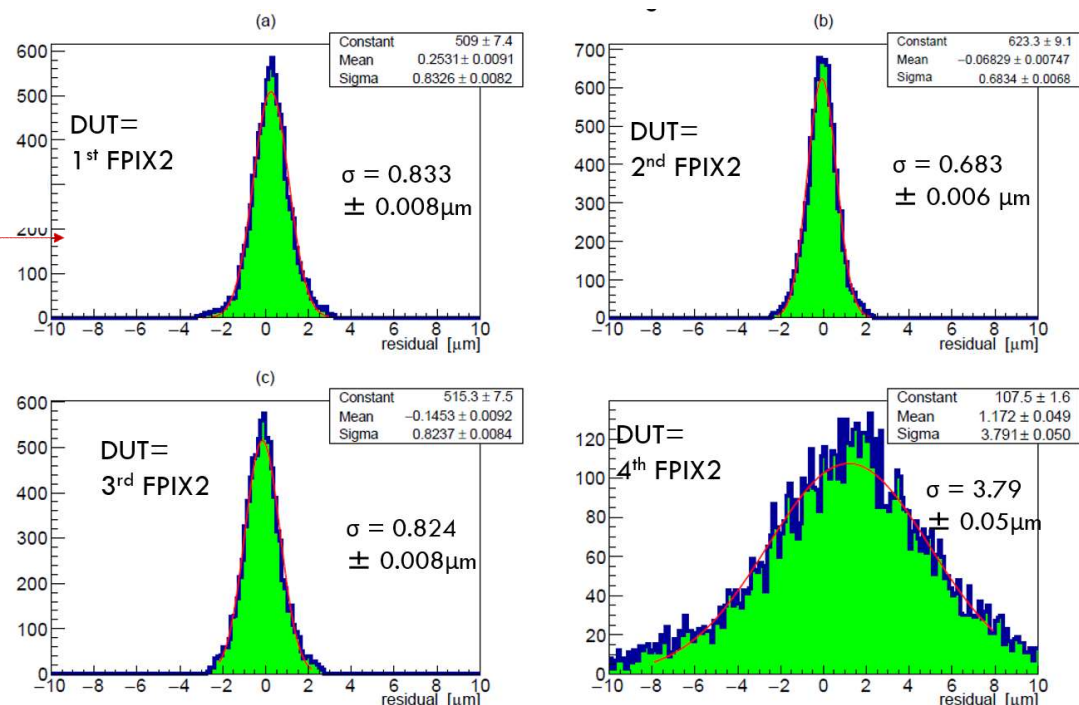
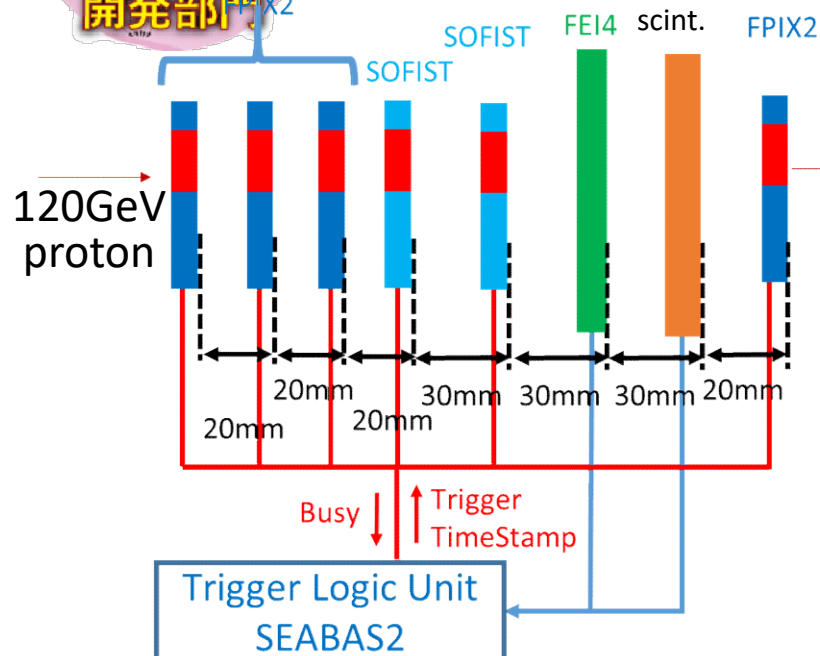


PIXEL Size 9x9um (same as FPIX3)
8x8 um : minimum achieved in FPIX2



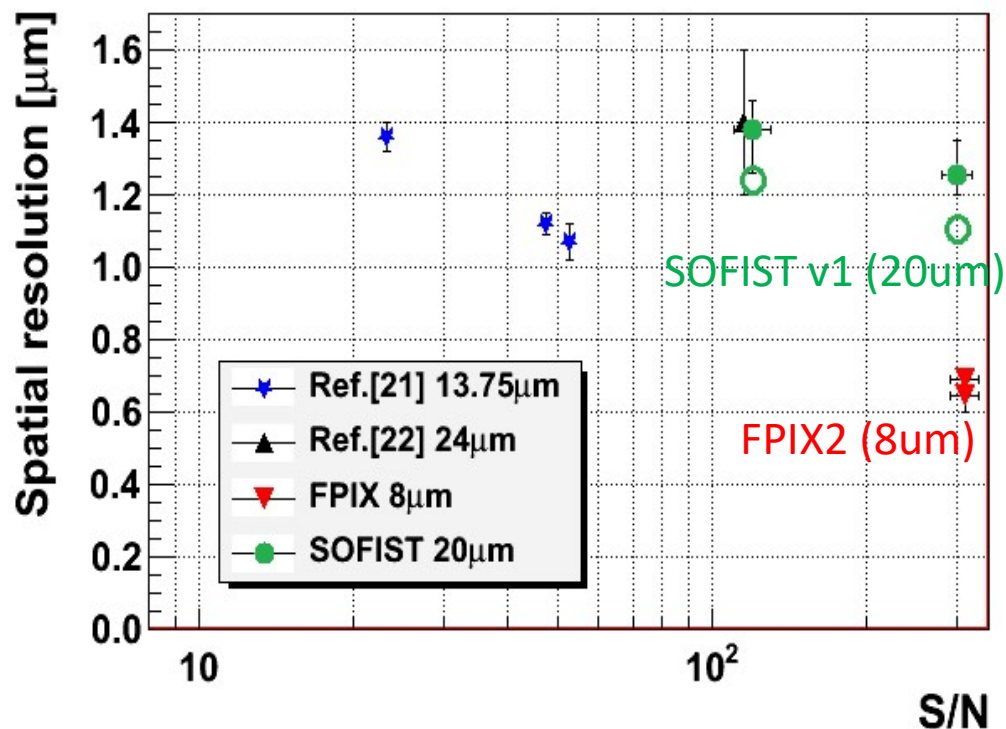
- VLSI design
(LAPIS MPW run)
- Sub-board design
- SEABAS readout

FPIX2- Testbeam (2017 Jan)



	1X	2X	3X	4X
Measured residual	0.953 ± 0.009	0.791 ± 0.008	0.822 ± 0.008	3.80 ± 0.05
Intrinsic resolution	0.711	0.648	0.703	0.75
	1Y	2Y	3Y	4Y
Measured residual	0.833 ± 0.008	0.683 ± 0.006	0.824 ± 0.008	3.79 ± 0.05
Intrinsic resolution	0.622	0.600	0.704	0.75

FPIX2 –World best Spatial Resolution



- First result demonstrating semi-conductor device can achieve sub-micron resolution
- Sub-micron neutron detector may be possible?
- SOFIST (500 μm thick) vs ILC requirements (50 μm thick, <3 μm resolution)

Press release (June 23, 2017)

筑波大学
University of Tsukuba

English | 中文 | 韓国語 | サイトマップ | お問い合わせ | アクセスマップ

本学で学びたい方 | 在学生の方へ | 卒業生の方へ | 一般・研究者の方へ

大学案内 | 学群・大学院 | 教育 | 研究 | キャンパスライフ | 社会連携 | 国際

HOME > お知らせ・情報 > 注目の研究 > 世界最高精度の放射線測定センサーを開発

お知らせ・情報

ニュース

イベント

注目の研究

2017

2016

2015

2014

2013

TSUKUBA ALUMNI

世界最高精度の放射線測定センサーを開発

2017/06/23 前掲掲載

いいね! 21 | シェア | ツイート | 共有 | メールで送る

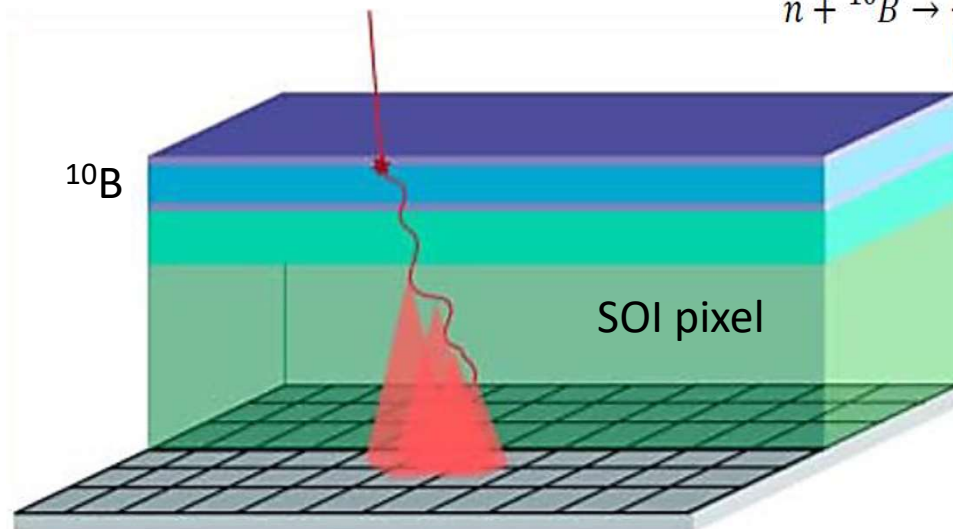
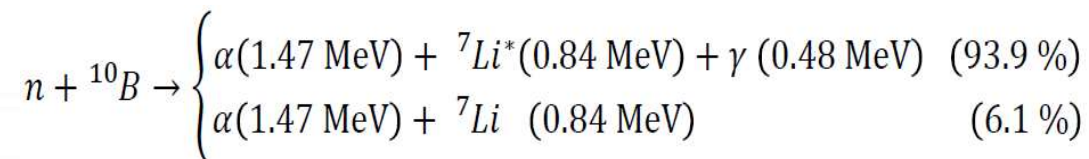
大学共同利用機関法人高エネルギー加速器研究機構 (KEK)、筑波大学、大阪大学、東北大学のSOIピクセル共同開発研究チームが、世界で初めて1 μm 以下という超高精度の位置測定が可能なSOI (Silicon-On-Insulator) ピクセルセンサーの開発に成功しました。従来のシリコン半導体センサーに比べ、位置測定精度が1桁改善しました。素粒子反応の正確な観測には欠かせない技術となります。このセンサーを使って、高い放射線検出効率を持った信号処理回路一体型の微細ピクセルセンサーを実現しました。

図 SOIピクセルセンサーの断面図。SOI構造下部のシリコン層は集積回路から絶縁されており素粒子センサーとして利用できる。センサーからの電気信号を基板上部の集積回路に直接伝えることで損失や雑音の少ないシステムを実現。集積回路は現代のエレクトロニクスを支える高度な技術で、センサーの信号処理にはうってつけの組み合わせ。こうしたセンサーと信号処理回路が一体となった構造は「モノリシック・ピクセル」と呼ばれる。今回開発したセンサーは放射線耐性を強化するため、通常のSOI構造に加え、中間にさらにもう1層のシリコン層を加えている。(画像提供: Rey, Hori)

PDF資料

Precision neutron detector

- Sub-micron neutron detector may be possible?



- detect α or ${}^7\text{Li}$ ($\sim 2\mu\text{m}$ flight before absorbed)
- Flight direction information is useful for determining better n position

✓ Quantum states of UCNs trapped in gravity

✓ Fission track images (JAEA for “nuclear forensics”)

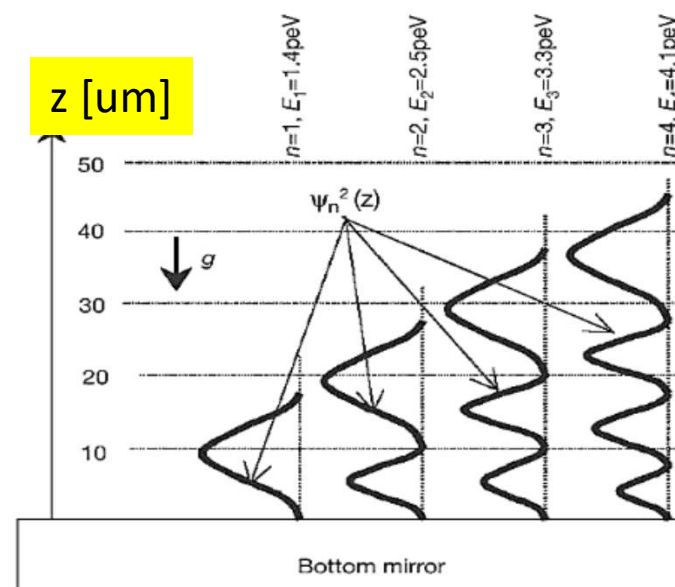


(a) 天然ウラン (NU)

(b) 10%濃縮ウラン

(c) 85%濃縮ウラン

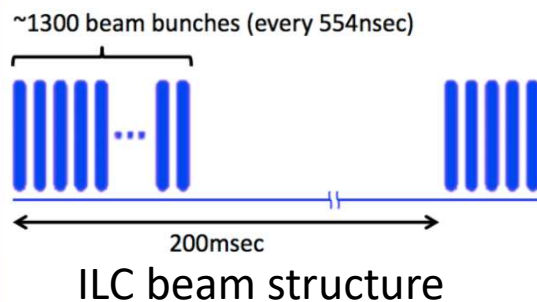
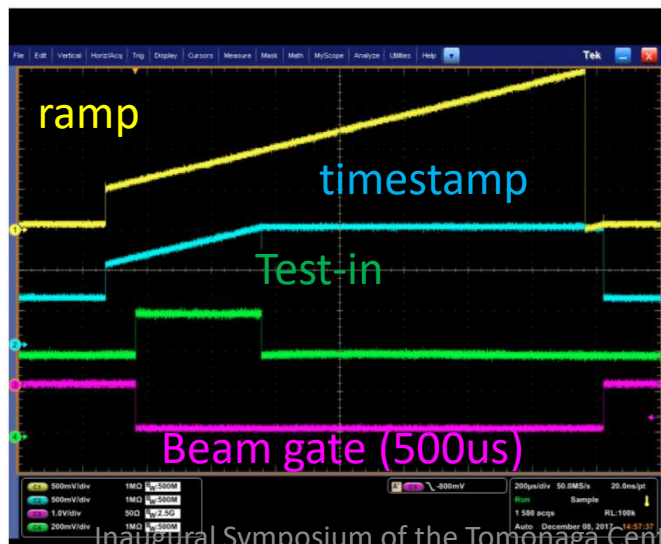
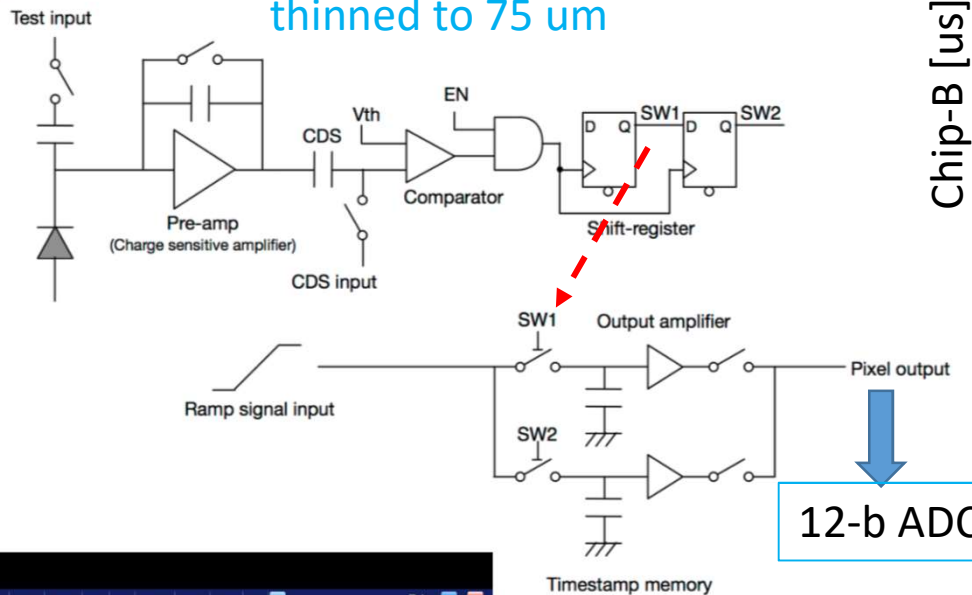
plastics+etching+microscope -> SOIPIX



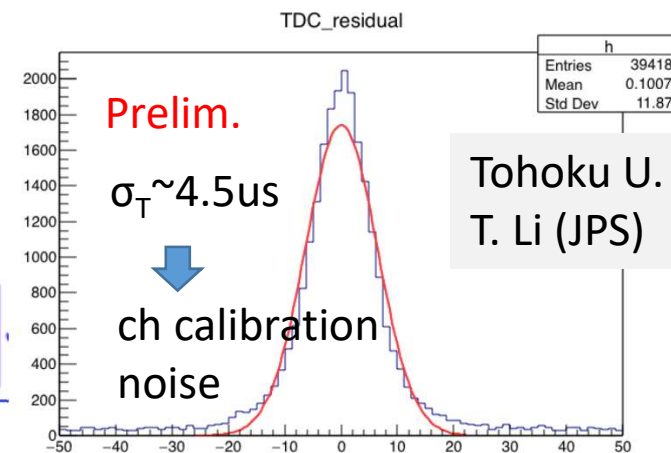
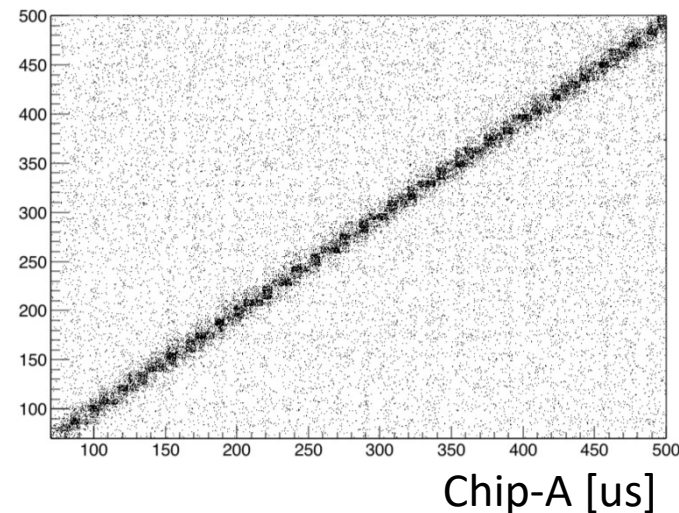
Testbeam (2018 Feb/Mar)

SOFIST: SOI Fine measurement of Space and Time

SOFISTv2 for timing study
thinned to 75 μm



Timestamp correlation



NO.	NAME	VALUE	ERROR	
1	Constant	1.74288e+03	1.71274e+01	1.9%
2	Mean	5.12887e-02	4.27745e-02	6.9%
3	Sigma	6.35903e+00	4.57898e-02	2.49159e-05

$$\Delta T = T_A - T_B$$

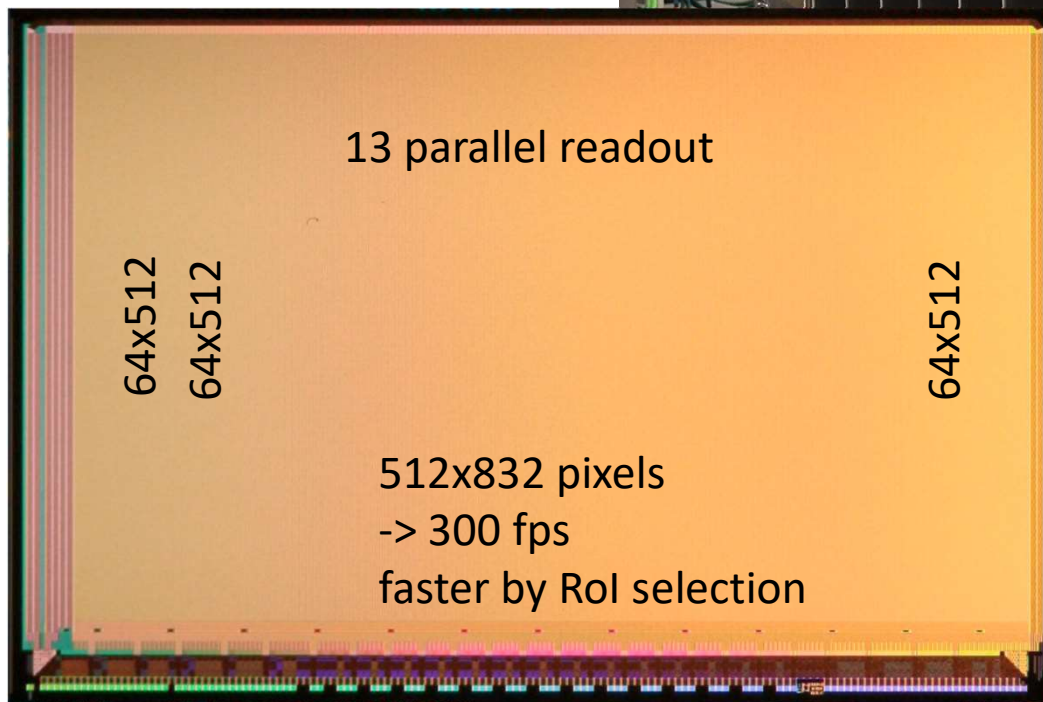
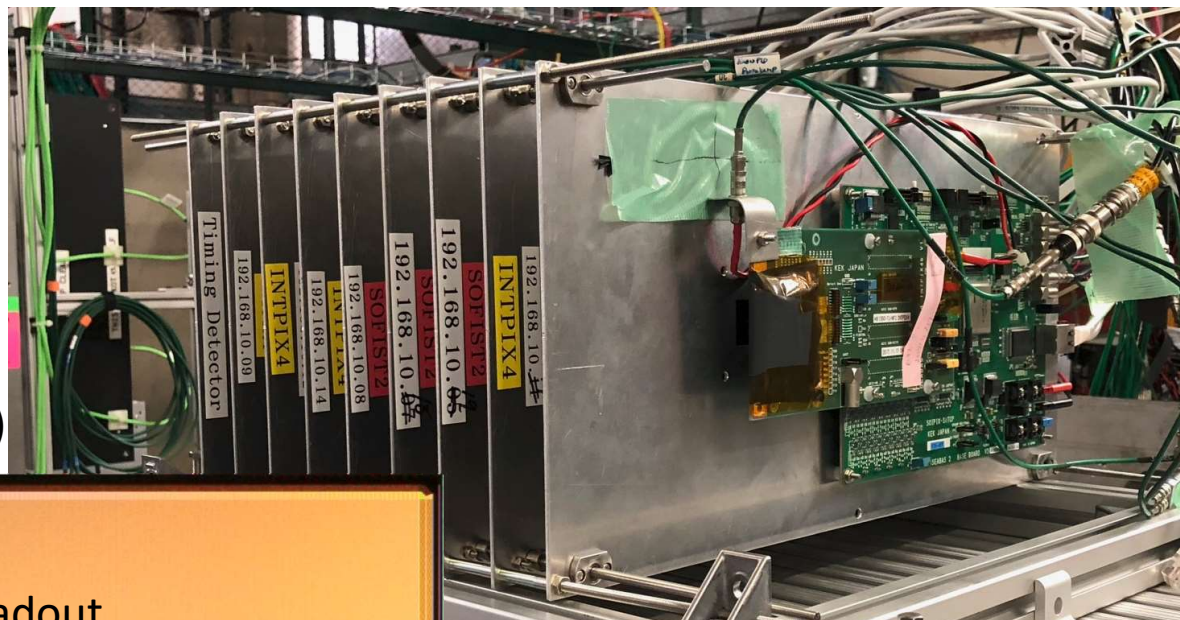
Testbeam (2018 Feb/Mar)

Beam telescope

4 INTPIX4 sensors

Pixel size : 17x17 μ m

Sensitive area (8.7x14.1mm)



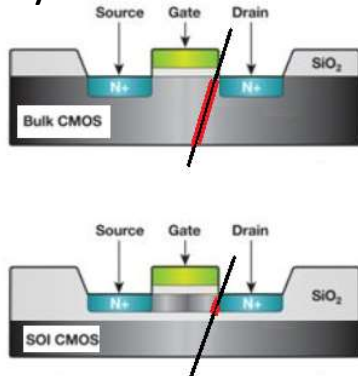
First testbeam data for tracking with
large area fine pitch SOI pixel sensors

may become competitive with EUDET
(Mimosa 18.4 μ m pitch, 576x1152 pix)

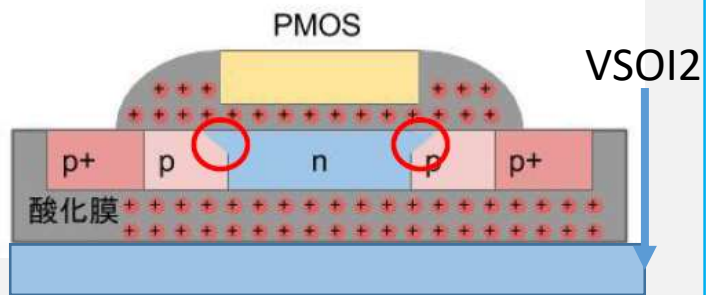
SEE immunity for thin active area

$\sim O(10)\mu\text{m}$

40nm



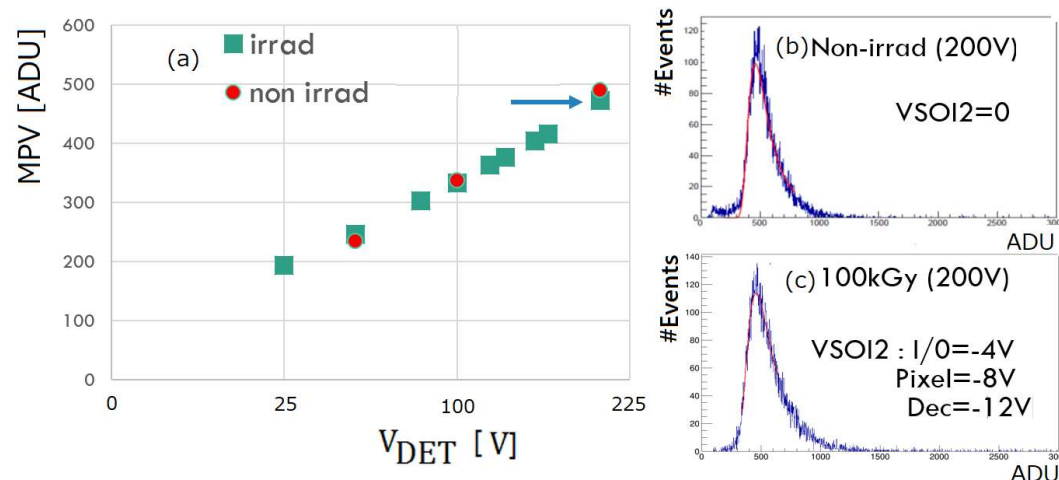
TID (total ionization dose) effect



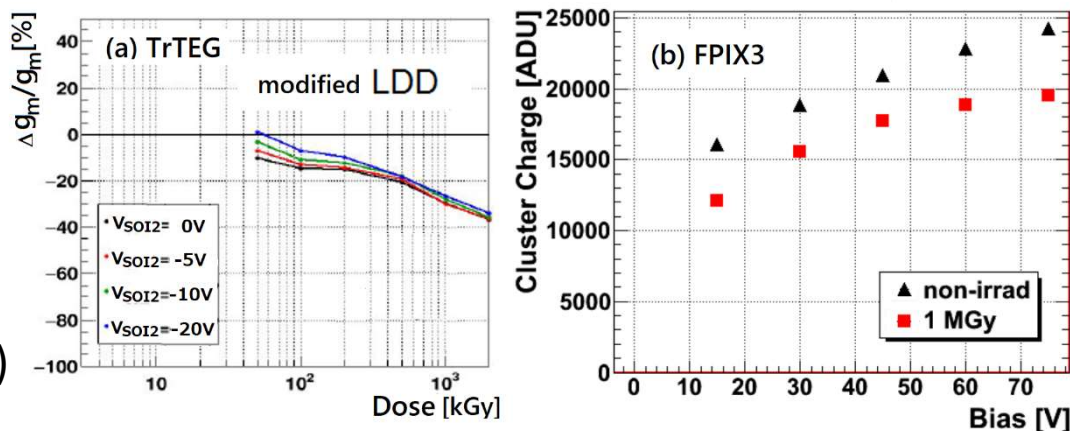
- introduce 2nd electrode (DSOI: 2011)
- optimize LDD for rad-hardness (2016)

Radiation-hardness

● FPIX2 (100kGy) Testbeam results: OK for ILC



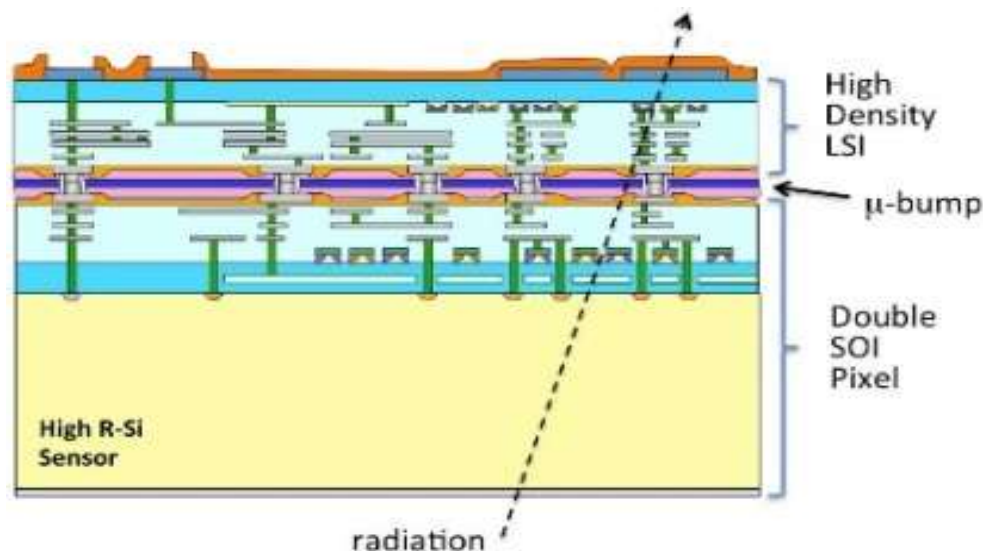
● FPIX3 (1MGy): as good as other CMOS devices



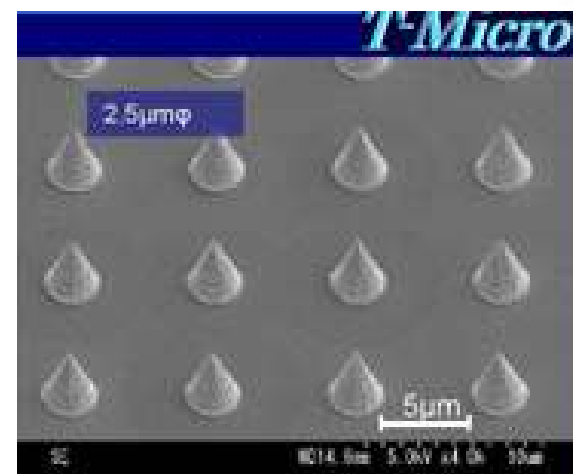
3D: more functionality

● Innovative detectors in TIA

SOI is 3D by itself, stacking further for more functionality



Au-cone micro-bump



0.2μm SOI process is not at leading edge as VLSI process ...

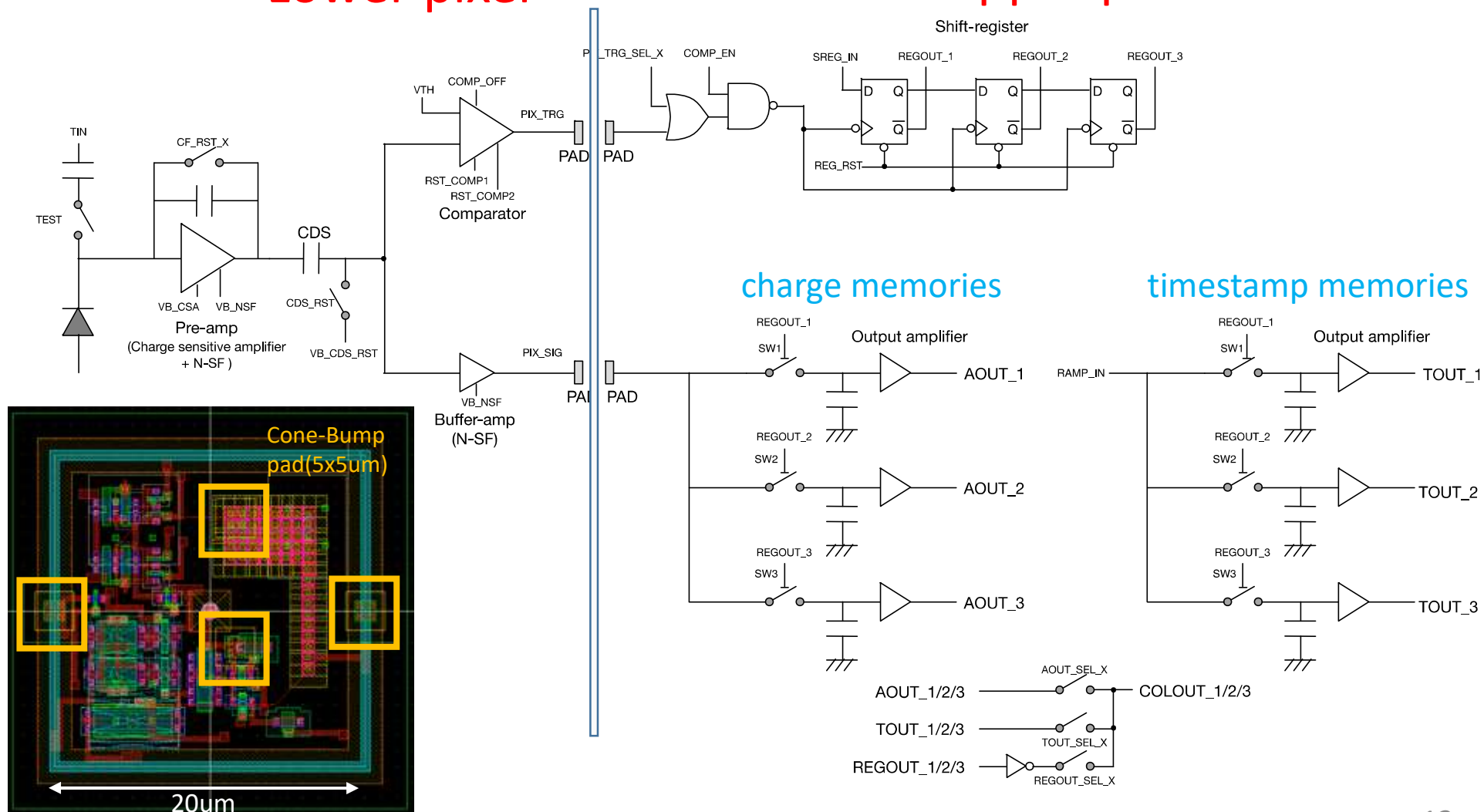
- Latest VLSI technology adaptable -> detectors at collider experiments, and others
- Other material (e.g. CdTe) stackable -> X-ray detectors
- Stacking multiple sensor layers -> Compton camera, 4D detector

TIA-Kakehashi:「3次元構造半導体量子イメージセンサーの調査研究」
KEK (Kurachi)-AIST(Kikuchi)-U Tsukuba(hara)-U Tokyo(Ikeda)

3D stacking: SOFIST v4

Lower pixel

Upper pixel



Summary

SOI pixel technology has advanced significantly after 5-year Kakenhi research

numerical goals set by KEK DTP PL (Prof. J. Haba):

- 1 μ m spatial resolution: **achieved by FPIX2 (0.65 μ m)**
- 1 μ s time resolution \Leftrightarrow SOFIST2 (4.5 μ s prelim. \rightarrow 3 μ s probably)
- 1e $^-$ energy resolution \Leftrightarrow XRPIX (10e $^-$)
- 1MGy radiation hardness: **achieved by FPIX3(1MGy)**

SOI pixels at work

- **FPIX4** as a larger precision device
- **TrTEG** for rad-hardness evaluation: gamma+proton damage evaluation

SOI pixels in collaboration

- **INTPIX4 (INTPIX8)** as a large tracking system
- **SOFISTv3, v4 \rightarrow ILC pixel**
- **3D high functionality pixels**