

# SOI-STJ5評価

## SOI-STJ6評価

## FD-SOI-FET評価

笠島 誠嘉(筑波大)



# 目次

- COBAND実験について
- SOI-STJ6について
- SOI-STJ5\*のノイズ評価
- SOI-STJ5\*によるNb/Al-STJの可視光信号応答の増幅
- SOI-STJ6 300 pF & FET(W/L=1  $\mu\text{m}$ /0.4  $\mu\text{m}$ )
- DSOI-FET&Junctionless FET
- まとめ

**COBAND**

宇宙背景ニュートリノ崩壊探索  
COsmic BAckground Neutrino Decay search



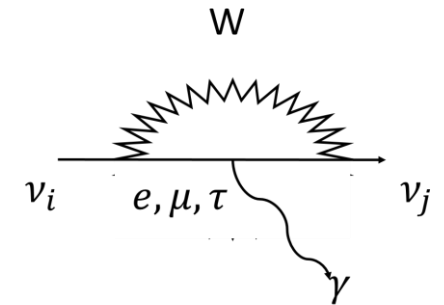
# COBAND実験(Cosmic Background Neutrino Decay)

- いまだ分かってないニュートリノの絶対質量を決定する

- ニュートリノの崩壊光のエネルギーと質量

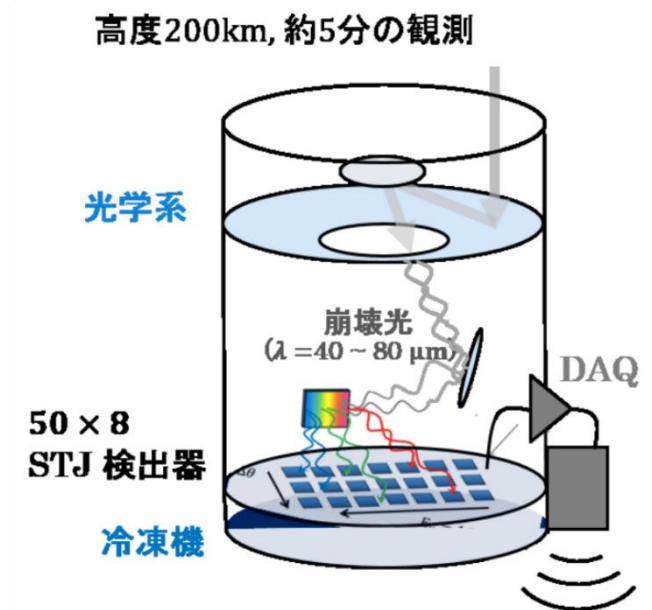
$$m_i = \frac{|m_i^2 - m_j^2|}{2E_\gamma}$$

- 予想されるニュートリノの崩壊光のエネルギー(25 millieV)は小さいため、ニュートリノ崩壊のファインマン図  
エネルギーギャップの小さい超伝導体を利用したSTJ検出器を使用する



- ニュートリノは長寿命( $1.5 \times 10^{17}$ 年:Left-Right Symmetric Model)なため宇宙に大量に存在するとされる宇宙背景ニュートリノを対象とする

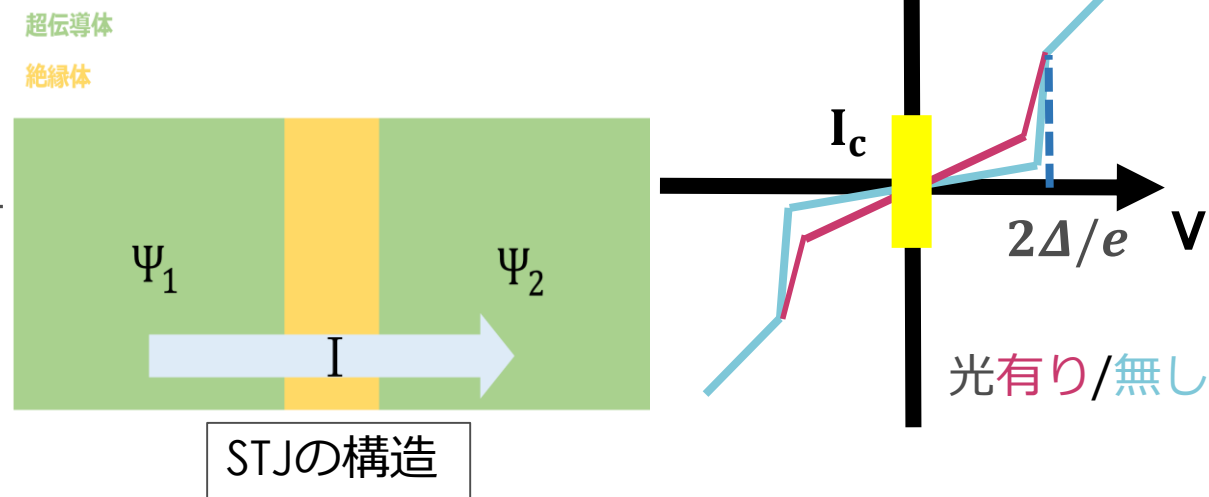
- ロケット実験を予定している
- 崩壊光を回折格子で分光し、STJ(Superconducting Tunnel Junction) arrayでエネルギースペクトルをエネルギー分解能2%で計測する
- ニュートリノの寿命を $O(10^{14})$ と仮定して測定する
  - ✓ 見つからない場合は寿命を $O(10^{14})$ に引き上げる



# STJ(Superconducting Tunnel Junction)

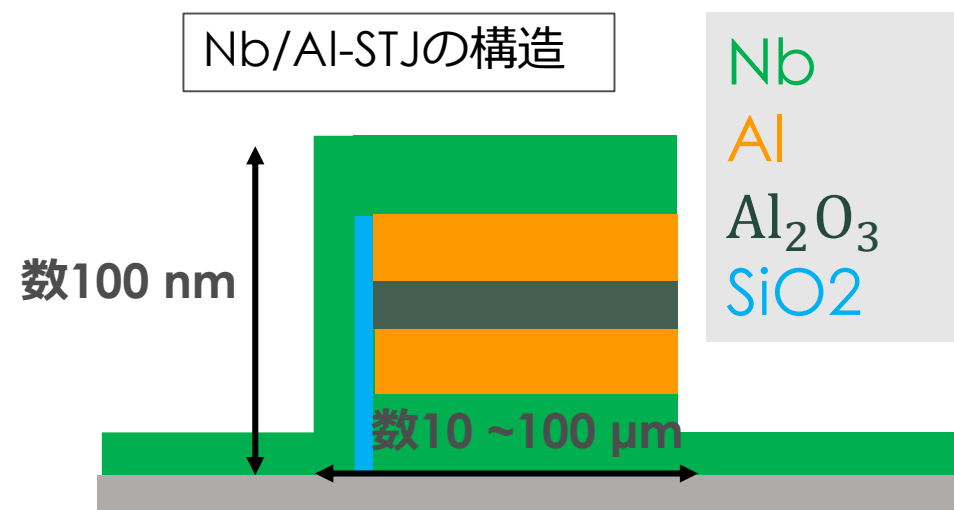
## ● 構造と動作原理

- 超伝導体/絶縁体/超伝導体のジョセフソン接合
- STJに入射した光子がクーパー対を破壊し準粒子を生成させる。準粒子は絶縁膜をトンネルしその電流を観測する。
- 一端に電圧を印加することで準粒子が一方通行になるようにする



## ● Nb/Al-STJと要求

- バンドギャップが小さくエネルギー分解能に優れる
- リーク電流が100 pA以下
  - ✓ 達成( $39 \pm 13$  pA @20  $\mu$ m角)
- 1光子検出が可能



# 極低温増幅器と要求

- 問題点

- Nb/Al-STJにより崩壊光の1光子検出への要求は満たしているが、いまだ出来ていない
  - ✓ 熱アンカーのための長い配線による寄生容量、熱ノイズなどが増幅器に信号が達するまでにのってしまう
  - ✓ これを防ぐためSTJの直後で信号を増幅する必要がある

- 極低温増幅器への要求

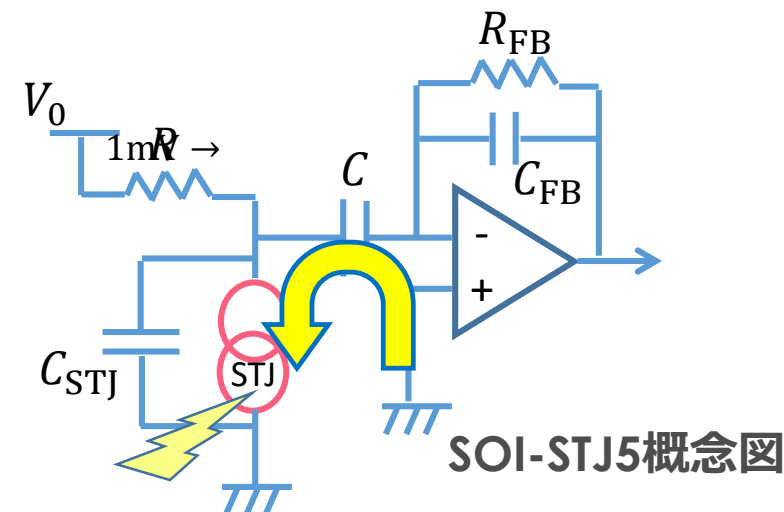
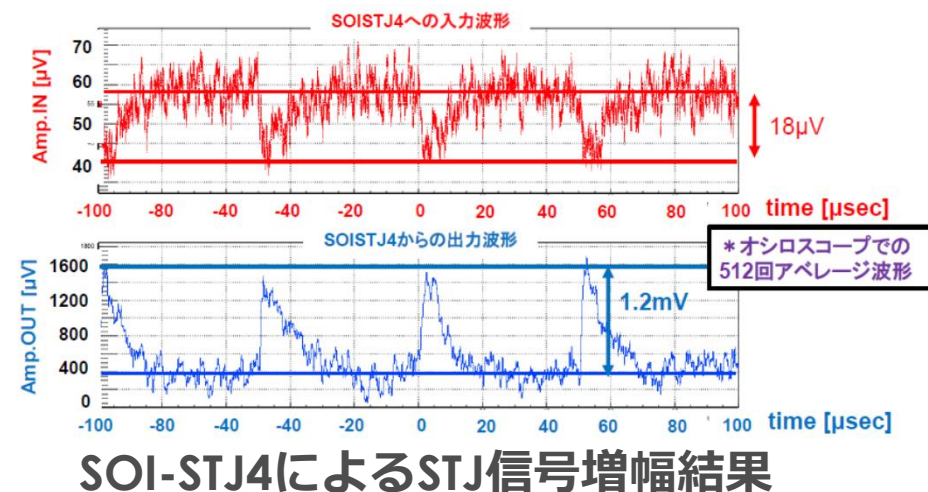
- 3K以下で動作する
- STJ検出器の信号(<10  $\mu$ s)を増幅できる
- 冷凍機の配線容量負荷(数100 pF)の下でも増幅できる
- 低消費電力

各温度での冷凍機の冷却能力

	3 K	300 mK
冷却能力	250 mW	150 $\mu$ W

# 前回の発表のまとめ

- SOI-ST4(ソース接地増幅回路)を用いてSTJ信号の増幅に成功した
  - しかしSOI-STJ4では高い入力抵抗のためSTJの信号の内1/6程度しか信号を増幅できていない
- SOI-STJ5(帰還付き差動増幅回路による電荷積分型回路)では**ほぼ全ての信号**を増幅できる
- Bias回路付SOI-STJ5は極低温では動作しないことが判明
  - カレントミラーに使われているFETの動作点で**ドレインアバランシェ**を起こしている
  - Bias回路抜きのSOI-STJ5は正常に動作した
    - ✓ ただし増幅段、バッファ一段、フィードバックの抵抗、フィードバックのコンデンサをボンディングで繋いでいるため**予想しない配線容量**が乗っている
- SOI-STJ6を設計している



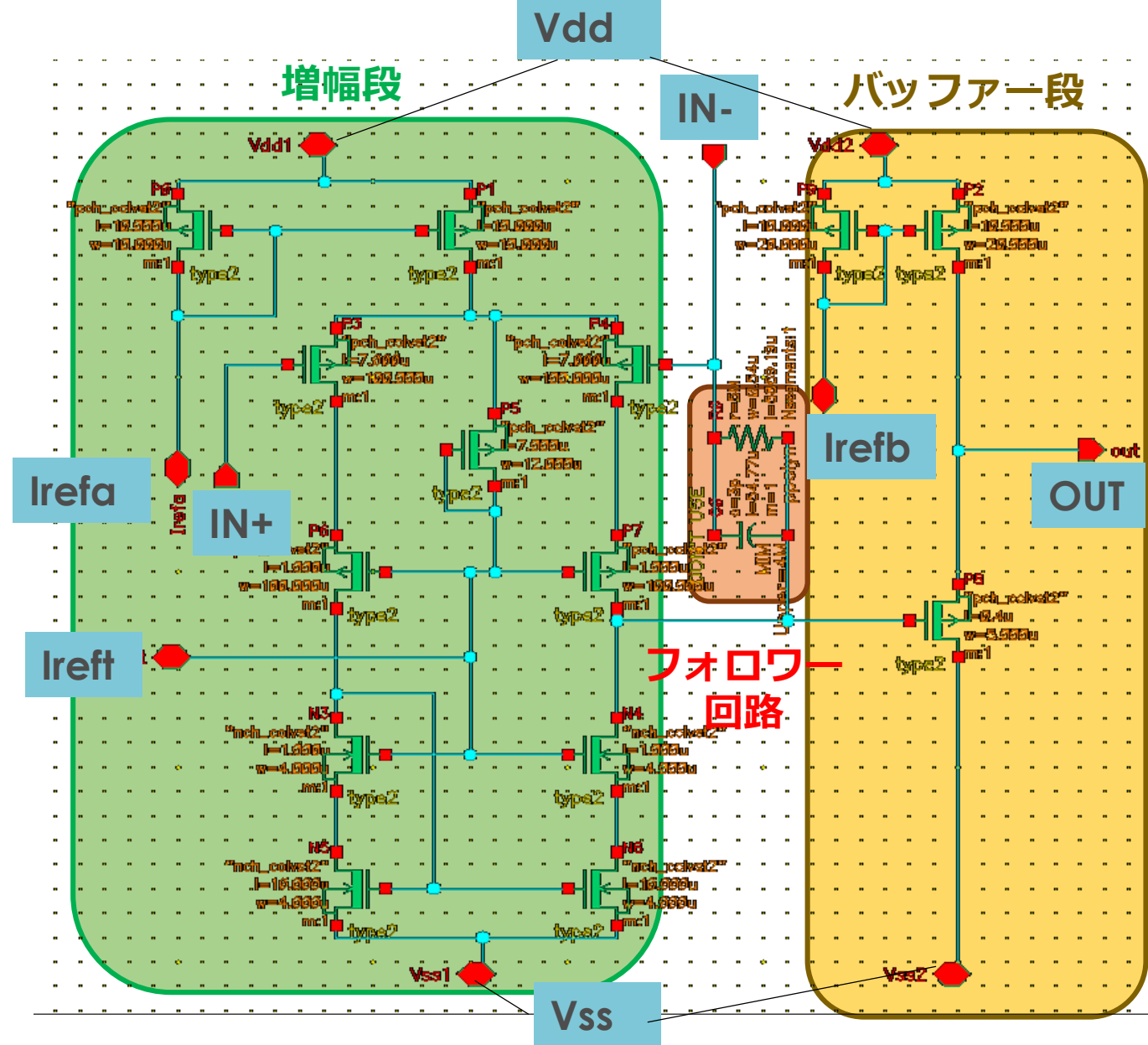
# SOI-STJ5

- 帰還付き差動増幅回路による電荷積分型回路
- 低入力インピーダンス
  - STJの容量を通してGNDに逃げることなく、ほぼ全ての信号電荷を増幅器に伝えられる
- フォロワー回路(低出力インピーダンス)により出力周波数帯域の向上
- 各印加バイアスは

Vdd=1.5 V  
Vss=-1.5 V  
Irefa=-10  $\mu$ A  
Irefb=-20  $\mu$ A  
Ileft=-2  $\mu$ A

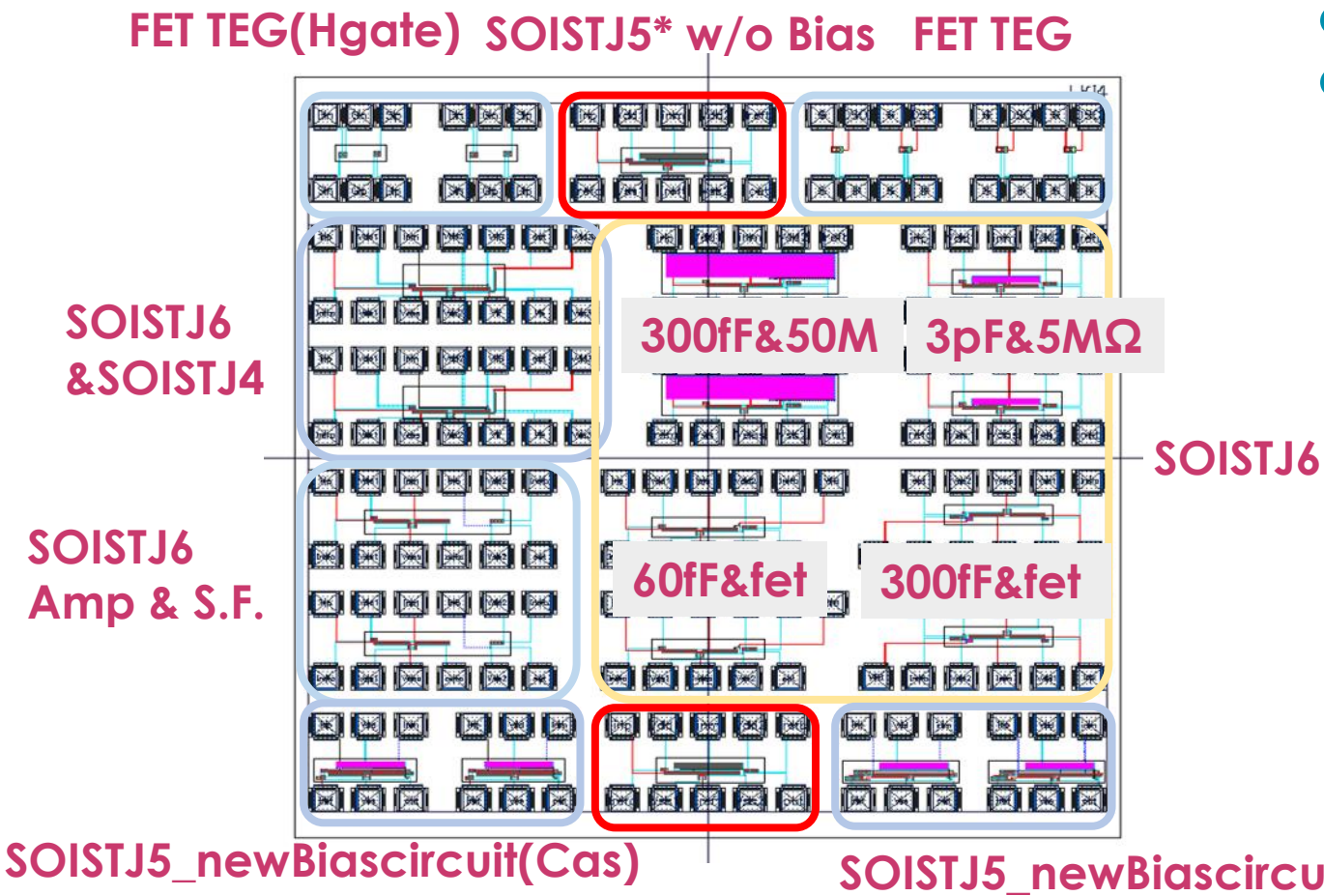
Idd=60  $\mu$ A  
Iss=-28  $\mu$ A

- 消費電力は180  $\mu$ W  
(冷却能力 280 mW @3 K)





# SOI-STJ6



- プロセス番号:MX2199
- SOI-STJ5を踏まえSOI-STJ6では
  - チップ上でプロセスしたBias回路抜き SOI-STJ5\*(0.3mV/fC)
  - 極低温でも動作が期待される(カスコード接続、H-gate FET)カレントミラー付き SOI-STJ5
  - SOI-STJ5より高いgainを持つSOI-STJ6(3mV/fC, 15mV/fC)
  - SOI-STJ6とSOI-STJ4を一体化した物 (1.2V/fC)
  - FET TEG(H-gate、FD – SOI) を載せた



# SOI-STJ5\*(変更点)

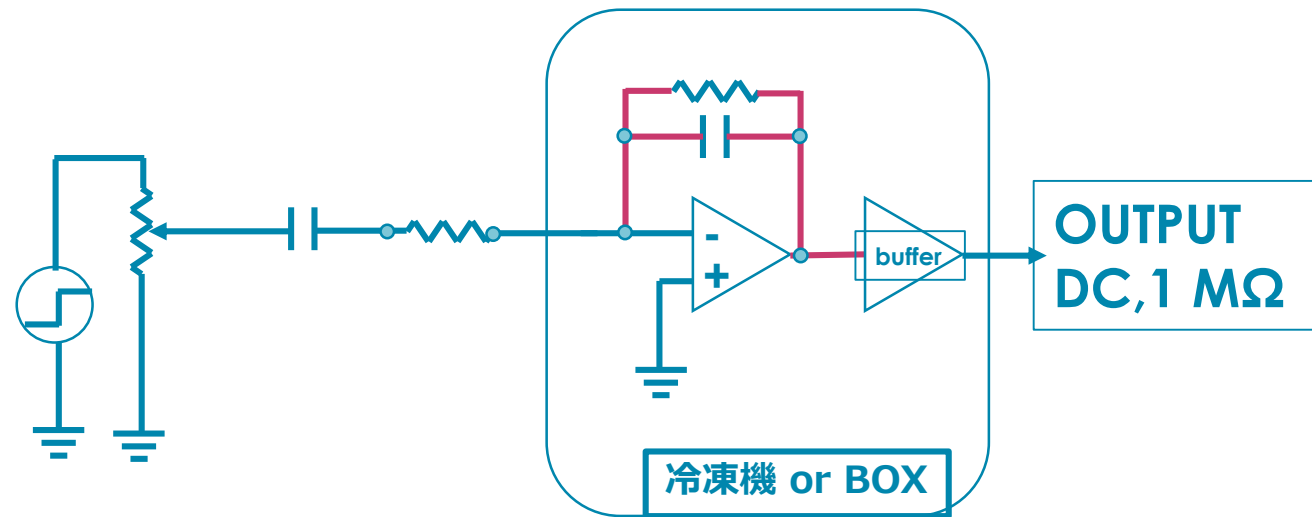
## ● SOI-STJ5(変更前)

- SOI-STJ5ではボンディングで増幅段、バッファード、フィードバック回路の抵抗とコンデンサを繋げていた
- そのため余計な容量が乗り出力波形が乱れ、gainも落ちていた



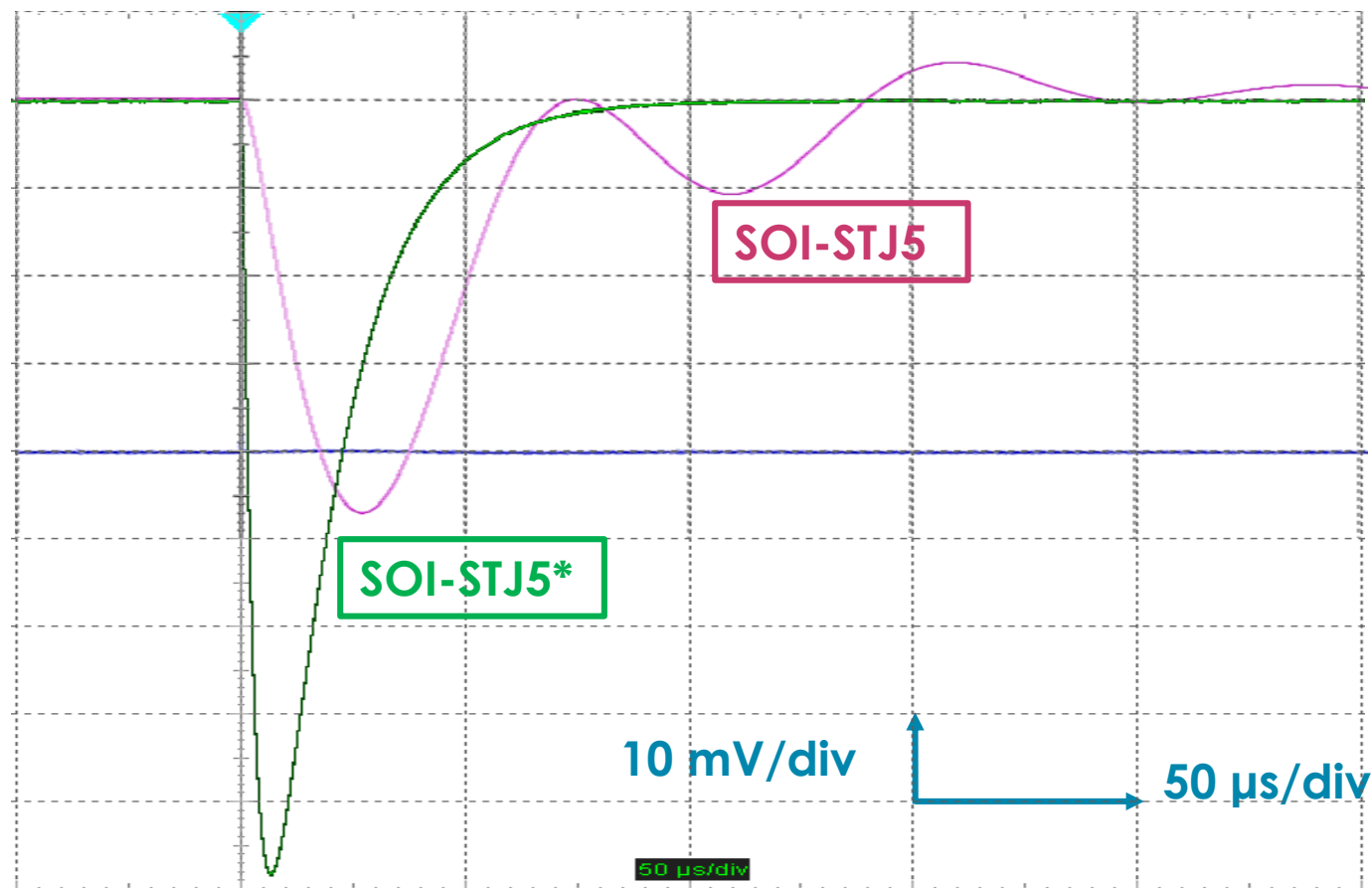
## ● SOI-STJ5\*(変更後)

- ボンディングで繋いでいた場所を全てチップ上に最初からレイアウトした



図の赤い場所がSOI-STJ5でアルミワイヤで繋げていた場所

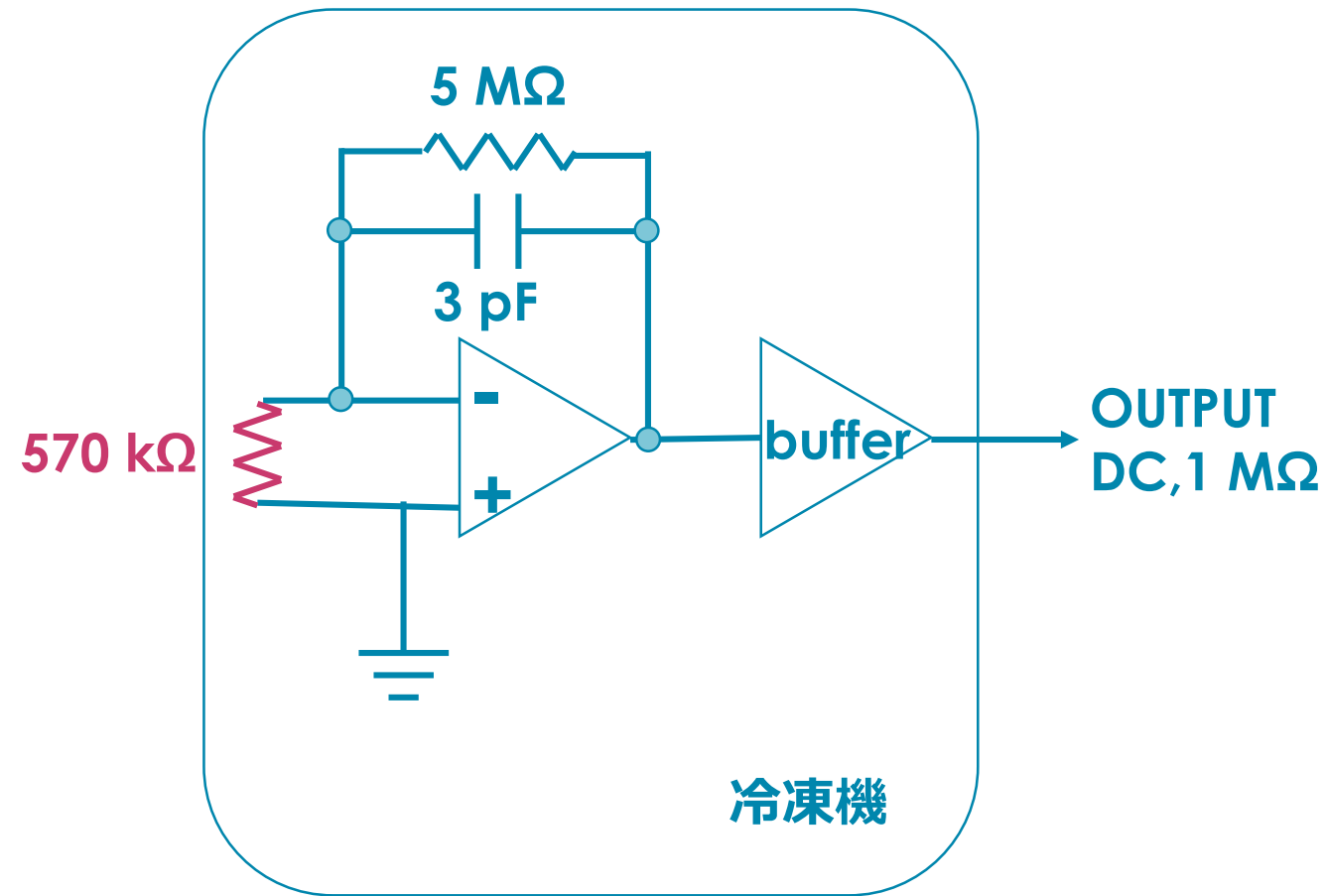
# SOI-STJ5\*(変更点)



擬似信号の増幅結果  
入力電荷404 fC @室温

- SOI-STJ5と比べ
  - 出力が増えた
  - テールの形が安定した
- またボンディングの回数大幅に減り簡単になったため、ボンディングをし直すたびに状況が変わりチップ毎の波形が変化することが無くなった

# ノイズの測定系



- 増幅器本体のノイズを評価するため入力回路を付けずIN+とIN-を弱く短絡した時の出力を測定する

# NEP(Noise Equivalent Power)

- NEP(ノイズ等価電力)

- 検出器内部に起因するノイズ(熱雑音,  $1/f$  ノイズ, etc.)の出力を、外部からの信号を増幅した物とみなし評価する方法
- ここでは増幅器だけを測定しNEPは

$$\text{NEP [W}/\sqrt{\text{Hz}}] = \frac{\text{Vout}}{\text{gain} \times F_{\text{conversion}} \times \sqrt{\text{RBW}}}$$

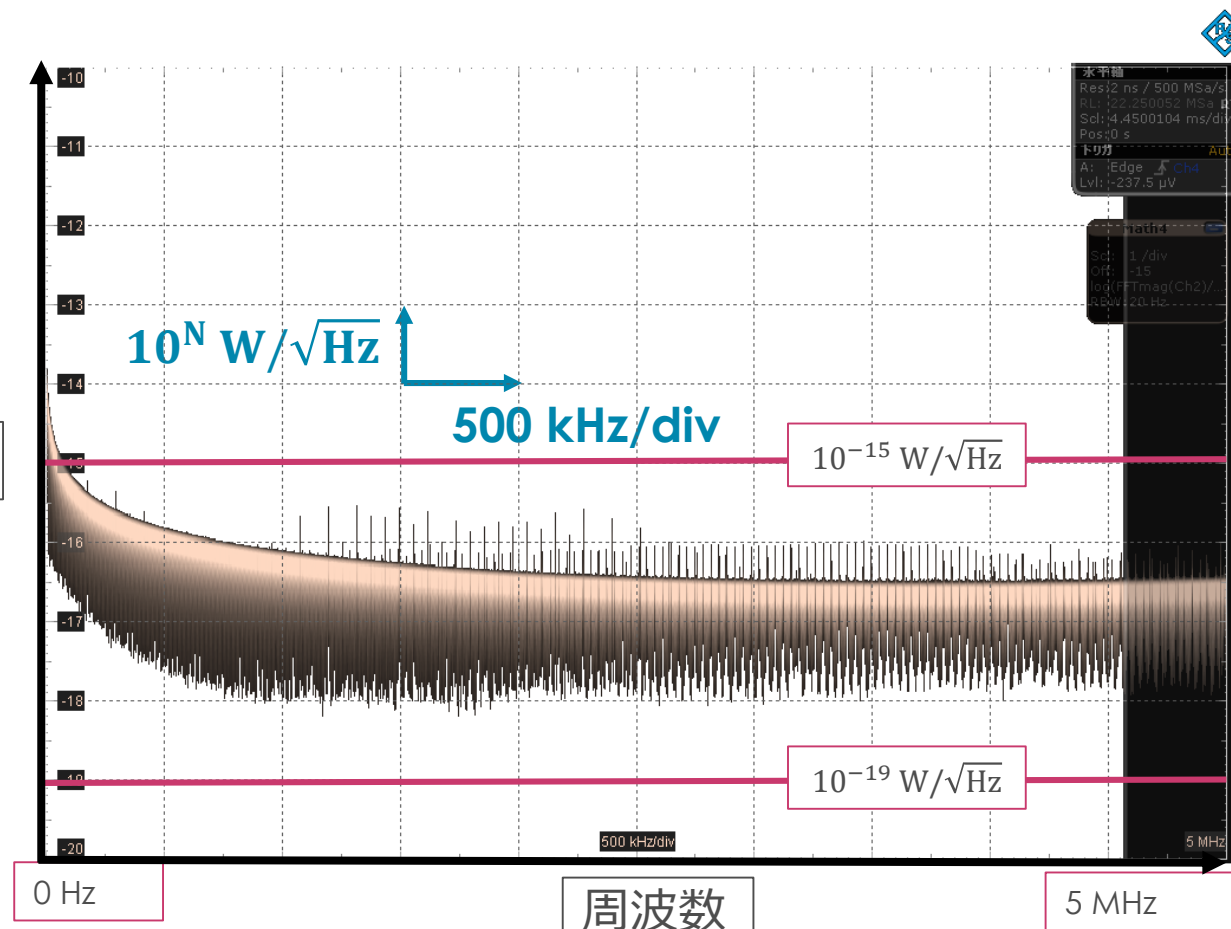
とする

NFP

- $V_{out}$  [V] : SOI-STJ5\*の出力をフーリエ変換した物
- $gain$  [V/C] : SOI-STJ5\*の増幅率
- $F_{conversion}$  [C/W] : STJ出力電荷の入力エネルギー相当への変換系数
- $RBW$  [Hz] : 帯域幅分解能

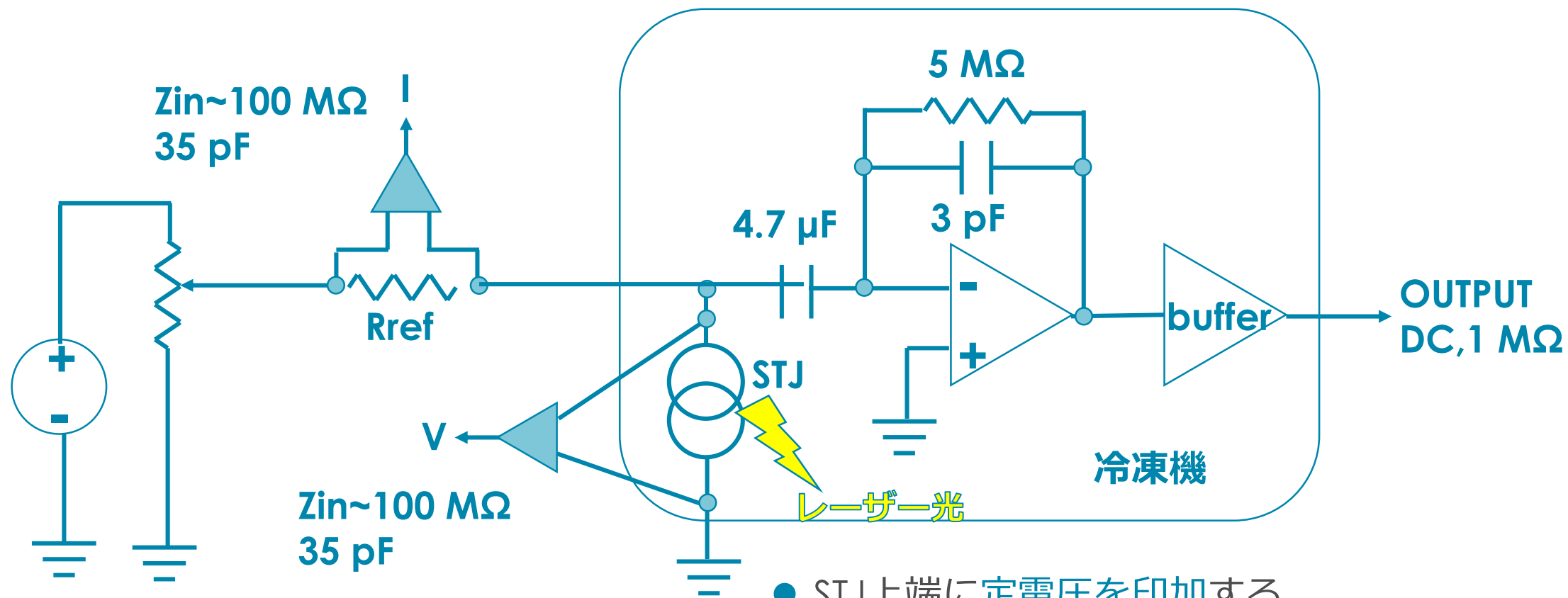
- この値より小さい信号はノイズと区別できない

- 目標値(検出器として):  $1 \times 10^{-19} \text{ W}/\sqrt{\text{Hz}}$



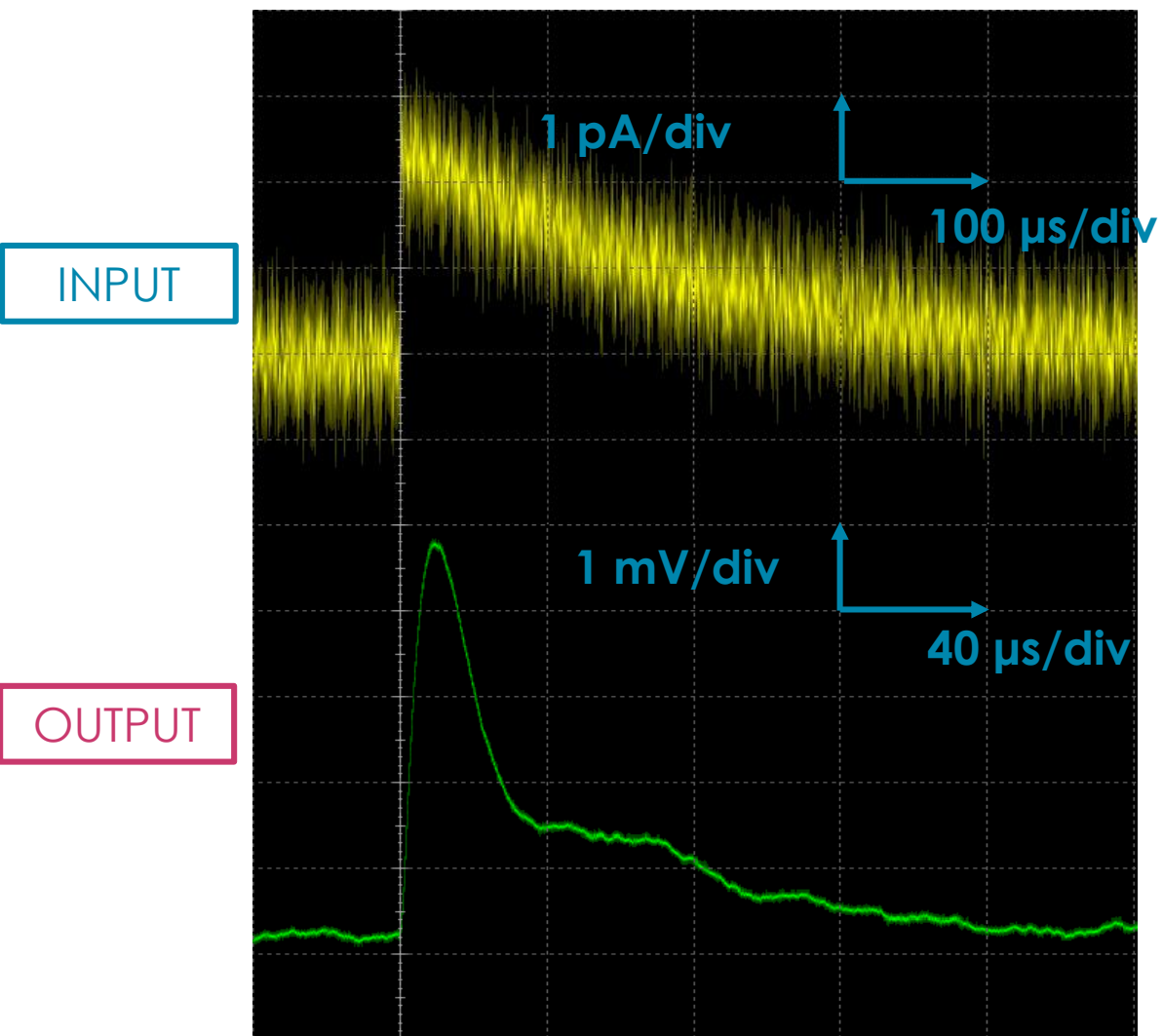
SOI-STJ5\*のNEP (0 Hz ~ 5 MHz) @400 mK

# STJ信号増幅試験の測定系



- STJ上端に定電圧を印加する
- 大容量のコンデンサ( $4.7 \mu F$ )をIN-の前に置くことで直流成分をカットする

# STJ信号増幅試験結果



- 20  $\mu$ m角のNb/Al-STJ(AISTのcravityで製作)
  - 厚さ: Nb 100 nm, Al 70 nm,  $\text{Al}_2\text{O}_3$  2~3nm
- 波長465 nm、周波数500 Hzのレーザーパルスを入射
- 電荷積分型増幅回路でSTJ信号を増幅することに成功!!

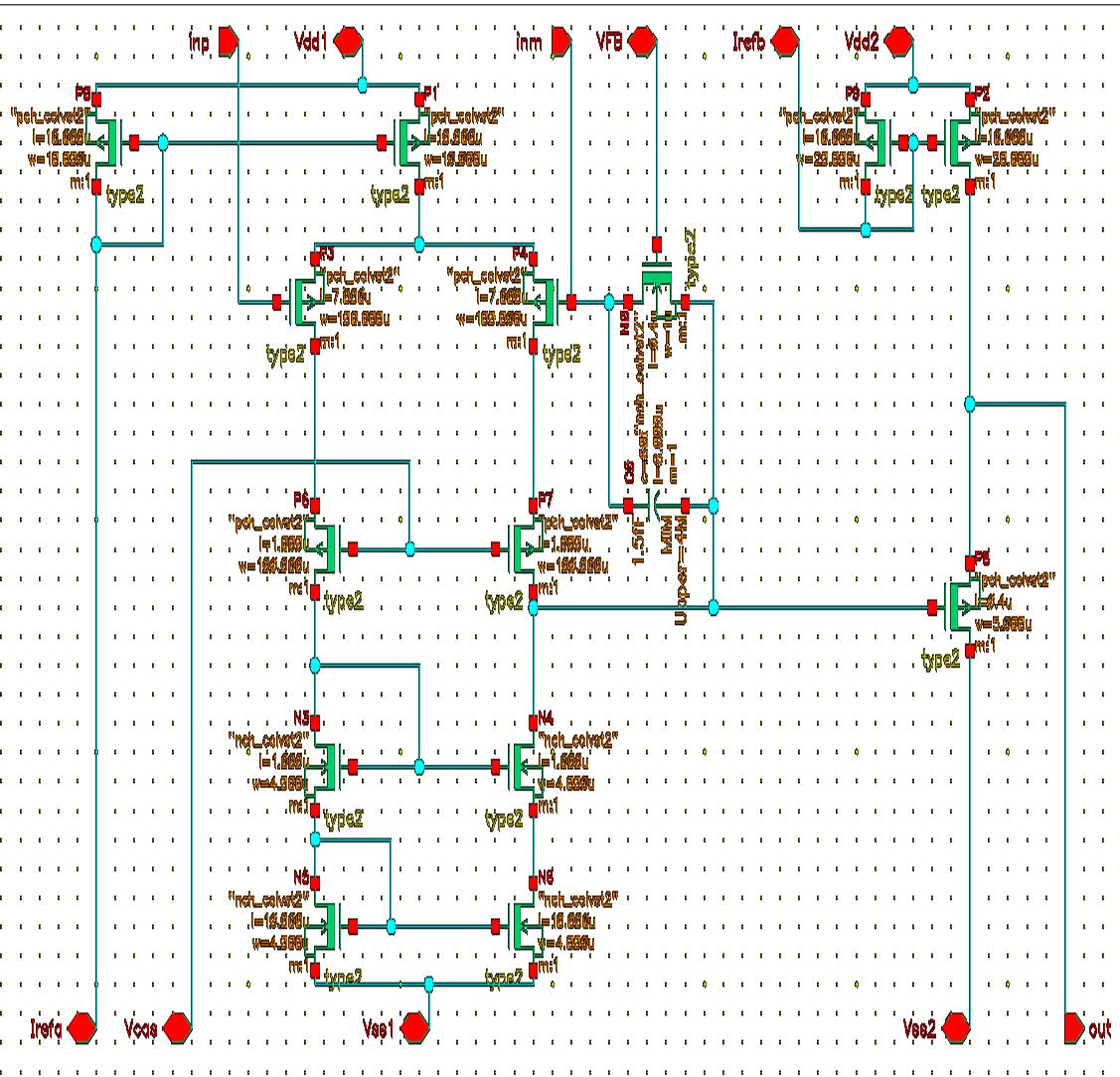
SOI-STJ5\*によるSTJ信号の増幅結果

INPUT: SOI-STJ5\*をoffの状態ですTJの両端の電圧差を測定

OUTPUT: SOI-STJ5\*をonにした出力信号



# SOI-STJ6 300 fF & FET(W/L=1 $\mu\text{m}$ /0.4 $\mu\text{m}$ )



- 消費電力への制限を緩くし増幅段のカスコード部分のダイオード接続の仕方を変更
  - SOI-STJ5よりもより高い周波数帯域を持ち

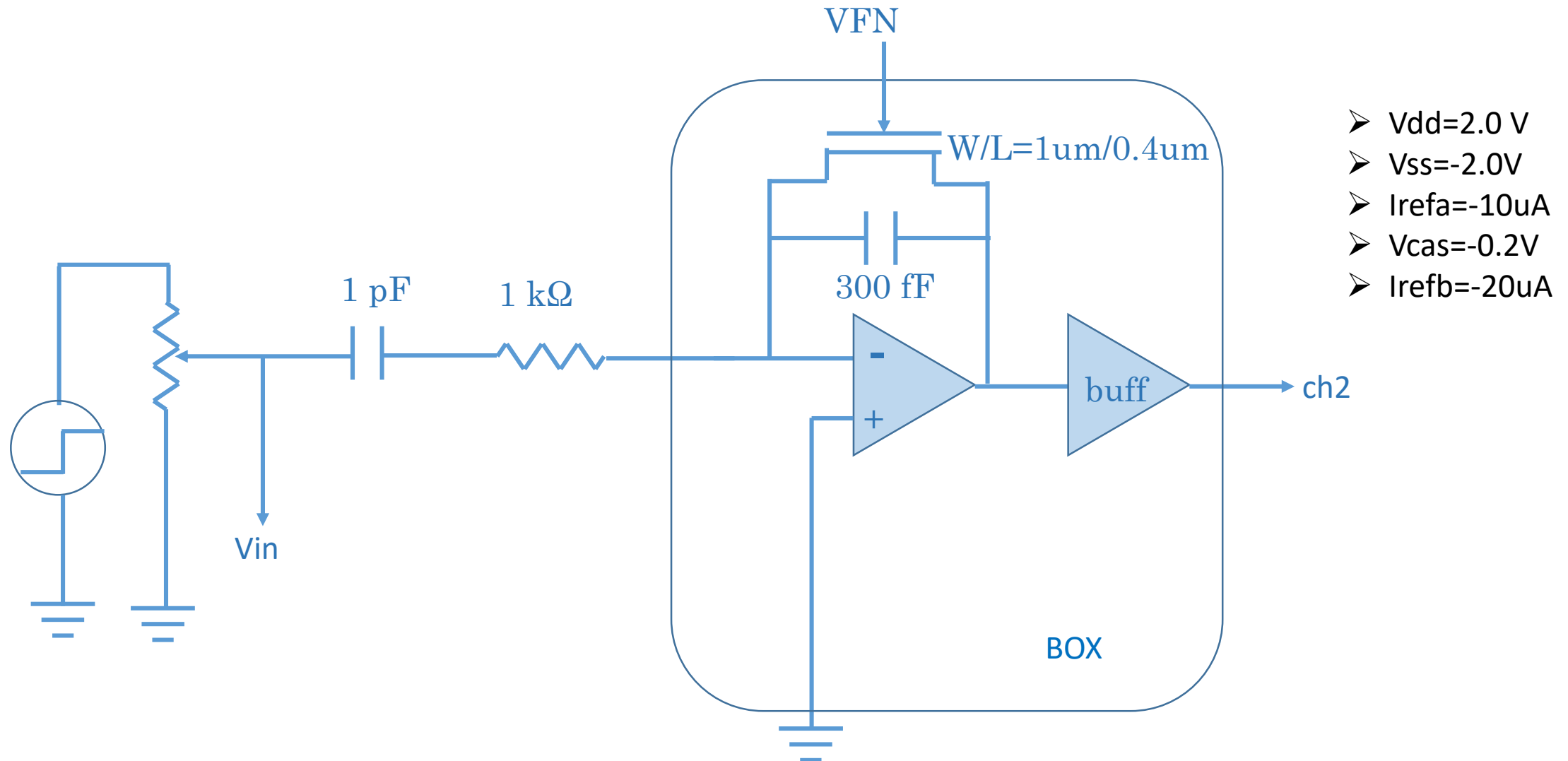
$$V_{dd1} = -V_{ss1} = 2V$$

$$V_{dd2} = -V_{ss2} = 1.5V$$

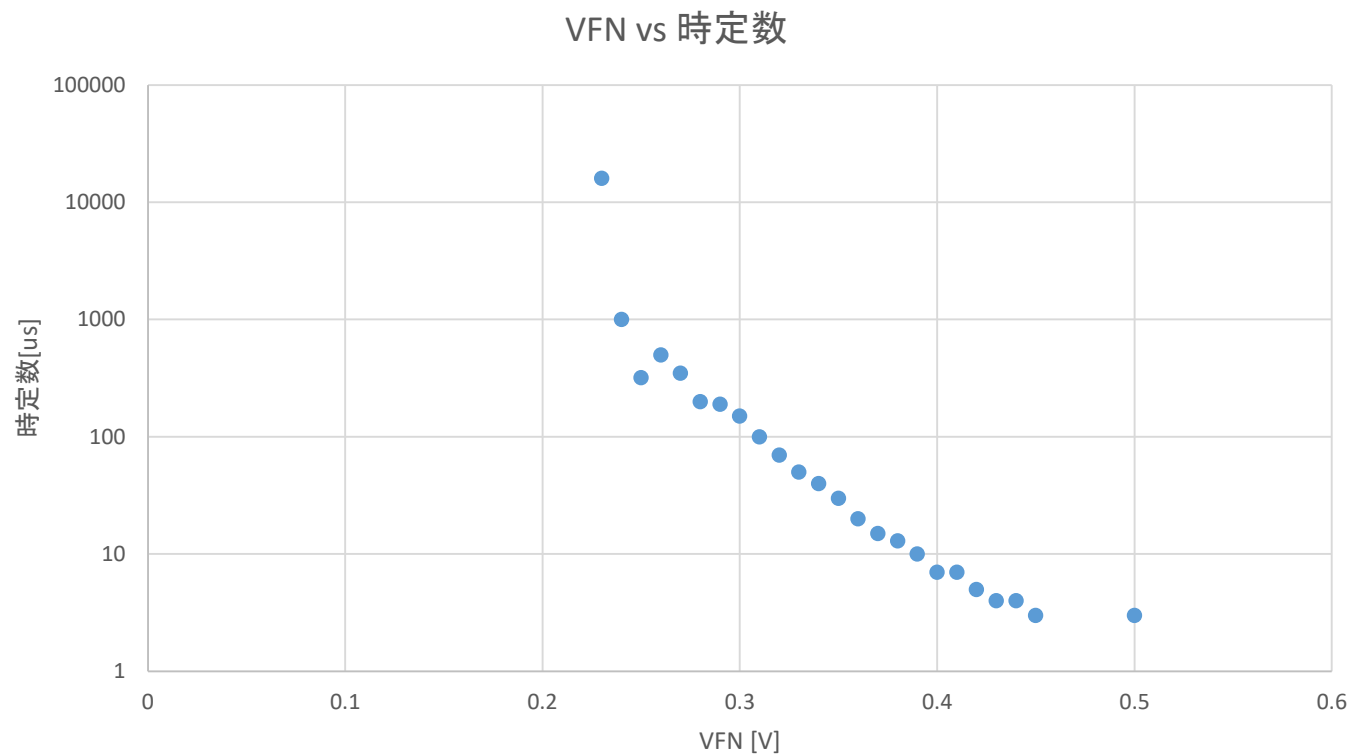
で使用

- フィードバック回路の抵抗をFETに変更

# SOI-STJ6 @room

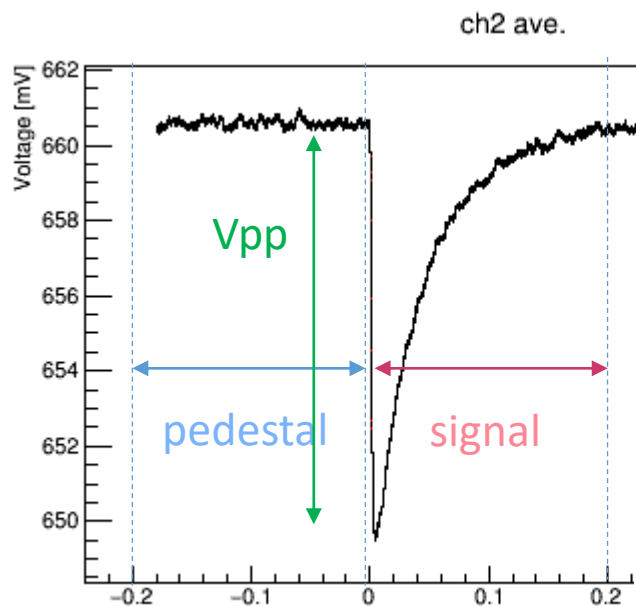


# SOI-STJ6 300 fF & FET(W/L=1 $\mu\text{m}$ /0.4 $\mu\text{m}$ ) 評価

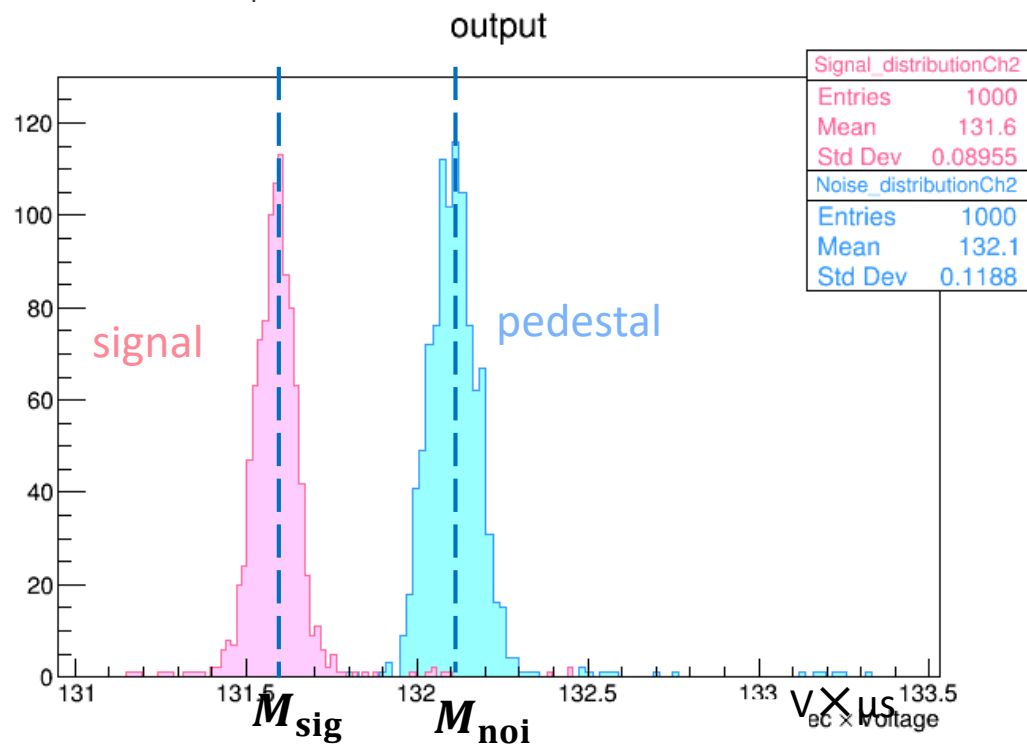


- VFNを変えつつSOI-STJ6の出力の時定数を測定
- 時定数が40  $\mu\text{s}$ になる時のVFNを使用
  - VFN=0.34 mV
- 今後はこのVFNの値を使って評価する

# Gainの計算

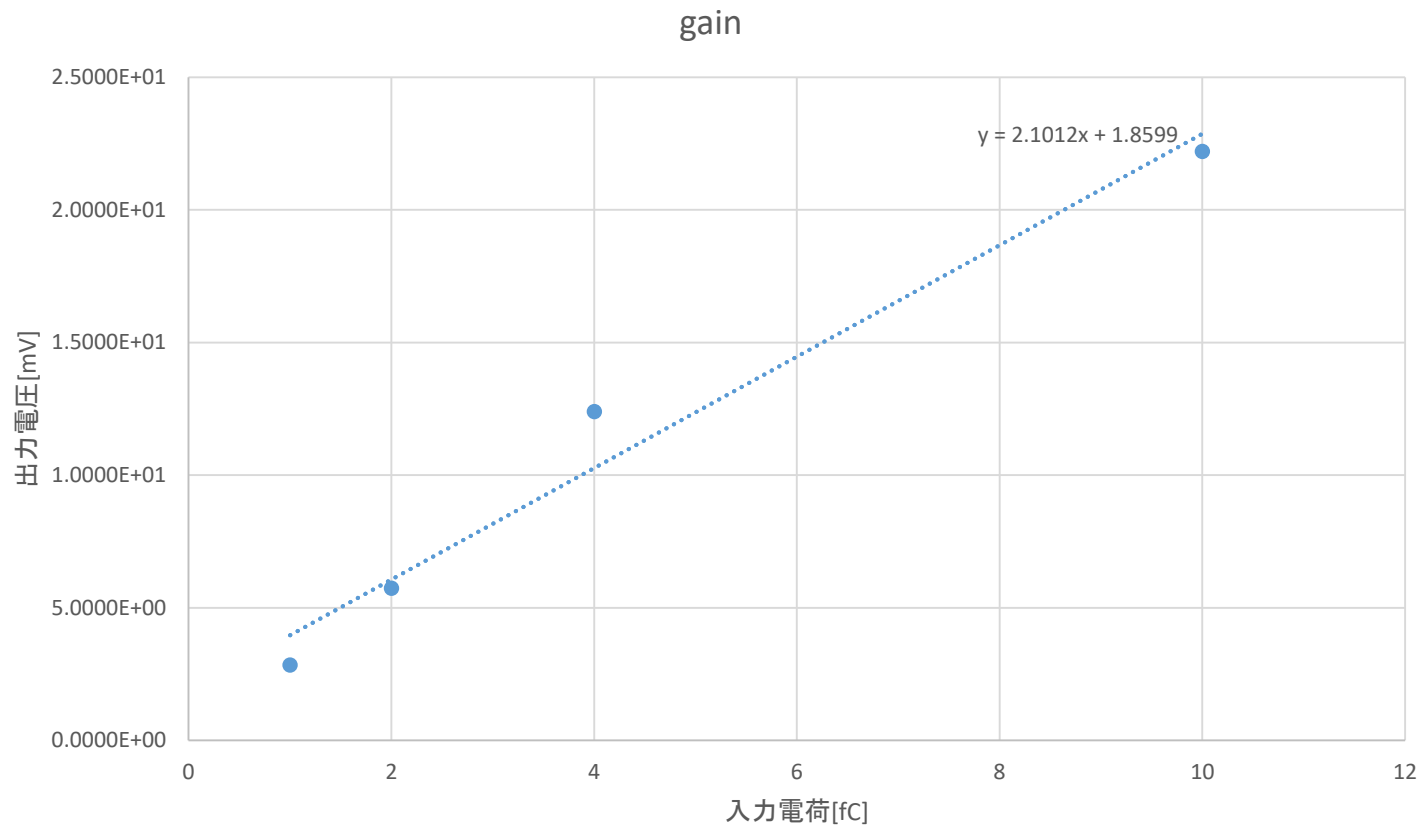


積分



- $V_{pp} \propto \frac{|M_{sig} - M_{noi}|}{\text{積分時間}}$  と書ける
  - $V_{pp}$  : 出力波形の高さ
- 各入力電荷に対して比例係数を出して、平均比例係数  $\bar{\alpha}$  を出す
  - $V_{pp}(\text{corr.}) = \bar{\alpha} \frac{|M_{sig} - M_{noi}|}{\text{積分時間}}$  で焼き直す

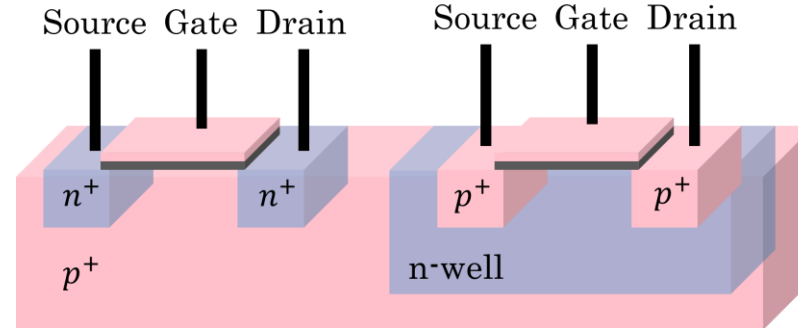
# gain



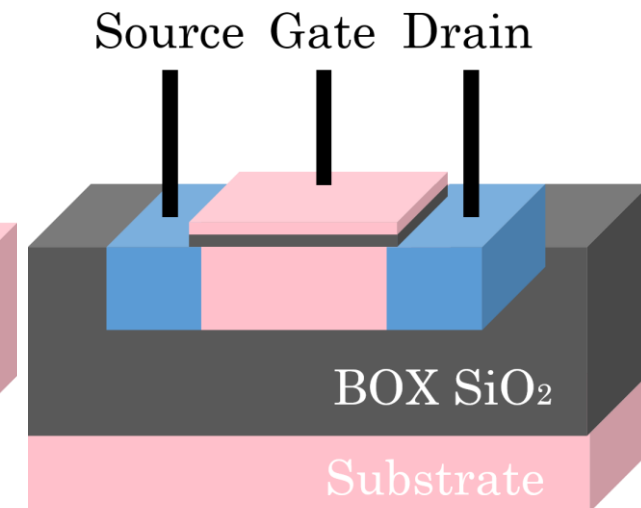
- 入力電荷は1,2,4,10 fCで測定
- gainは $2.1012 \frac{\text{mV}}{\text{fC}}$

# FD-SOI-CMOSFET

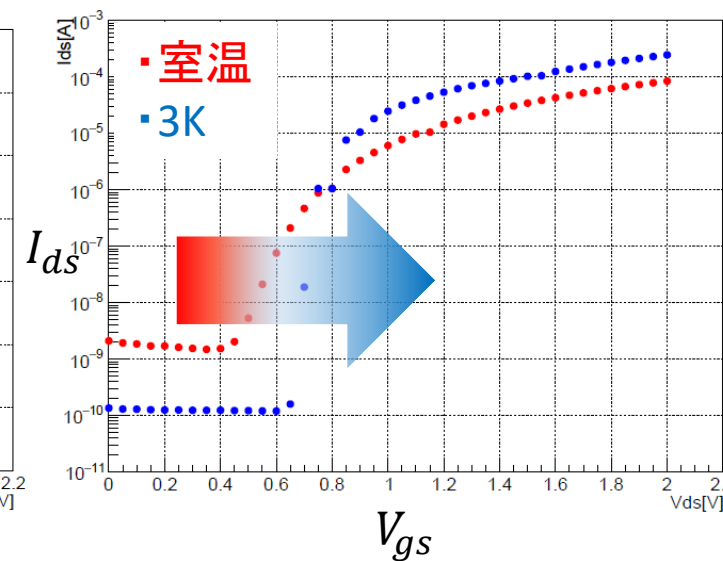
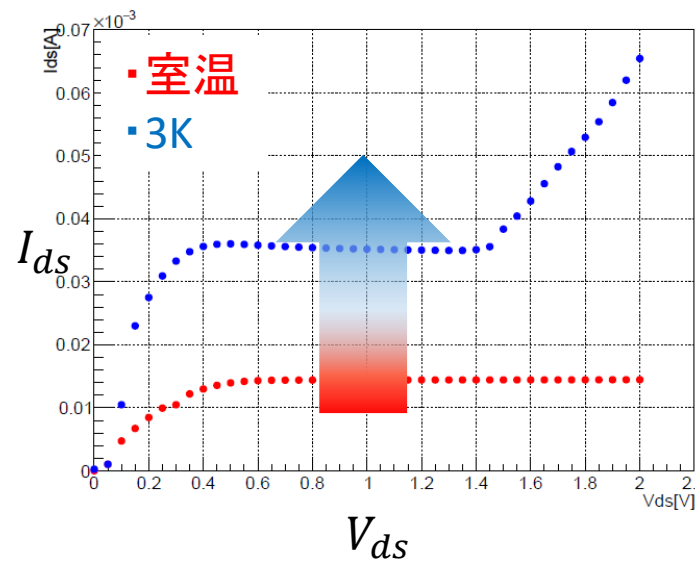
- Bulk-CMOSFETでプロセスされた MOSFETは低温では動作しない
- Fully Depleted-Silicon On Insulator-CMOSFET
  - ✓  $\text{SiO}_2$ 上にMOSFETを形成したもの
  - ✓ ボディ部分が薄い(~50 nm)
  - ✓ 寄生容量が小さく, 低消費電力
  - ✓ 浮遊帯効果が起きない
  - ✓ 低温でも動作する



Bulk-CMOSFET



FD-SOI-CMOSFET



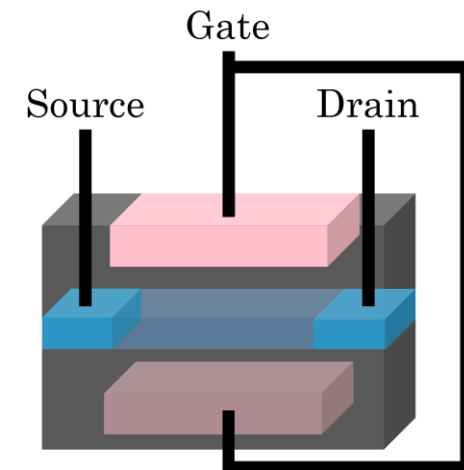
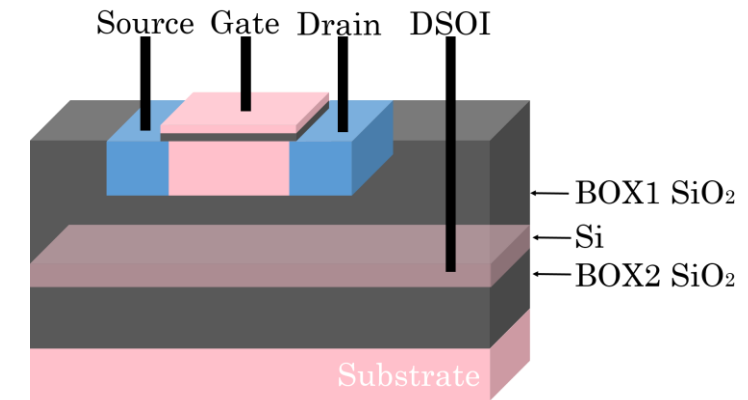
FD-SOI-MOSFETの電流電圧特性



# DSOI-MOSFET&Junctionless-MOSFET

FD-SOI-MOSFETの室温と低温での動作の違い  
の対策として以下のMOSFETを考える

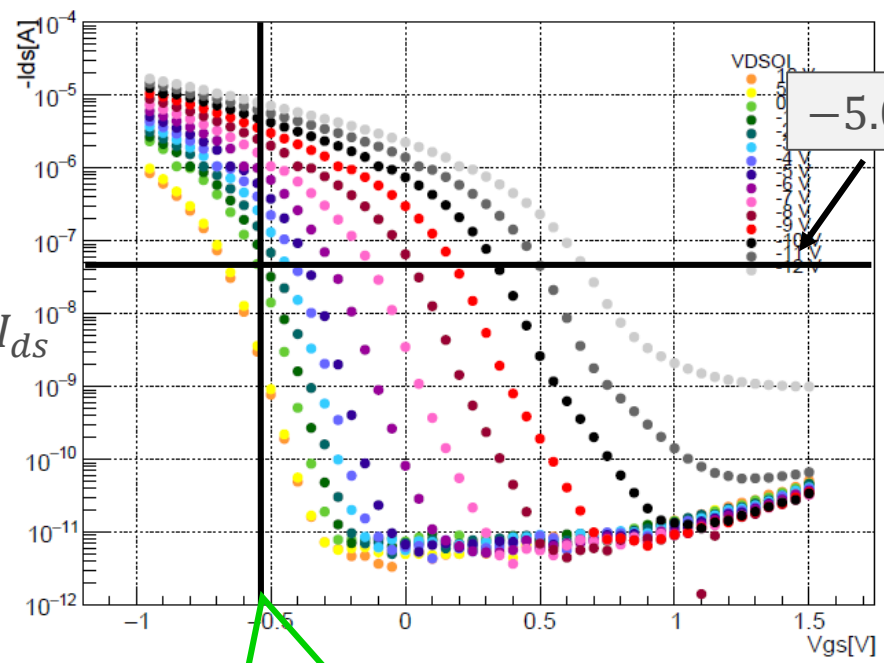
- DSOI(Double-Silicon On Insulator)-MOSFET
  - $\text{SiO}_2$ の中にSi層を作成したもの
  - Si層に任意の電圧を印加できる
  - しきい値電圧の制御やドレインアバランシェの抑制が期待できる
  - より低消費電力な増幅器の作製が期待できる
- Junctionless-MOSFET
  - ドレイン, ソース, ボディに同じ型の半導体を使ったMOSFET
  - ドレイン・ボディ間, ソース・ボディ間にPN接合が無い
  - 構造上ドレインアバランシェが起きない



# しきい値電圧のDSOI電圧の依存性( $I_{ds} - V_{gs}$ )

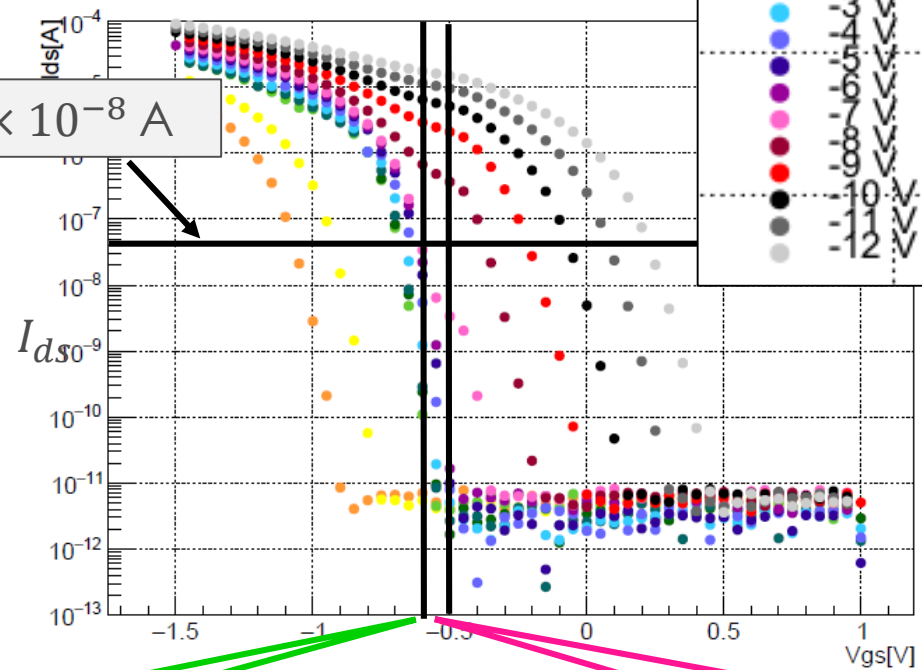
● P型DSOI-MOSFET, チャンネル幅=10μm, チャンネル長=20μm

$V_{ds} = -1.8\text{ V}$  @ 室温



$V_{th} = -0.55\text{ V}$   
@  $V_{DSOI} = 0\text{ V}$ , 室温

$V_{ds} = -1.8\text{ V}$  @ 3 K



$V_{th} = -0.68\text{ V}$   
@  $V_{DSOI} = 0\text{ V}$ , 3 K

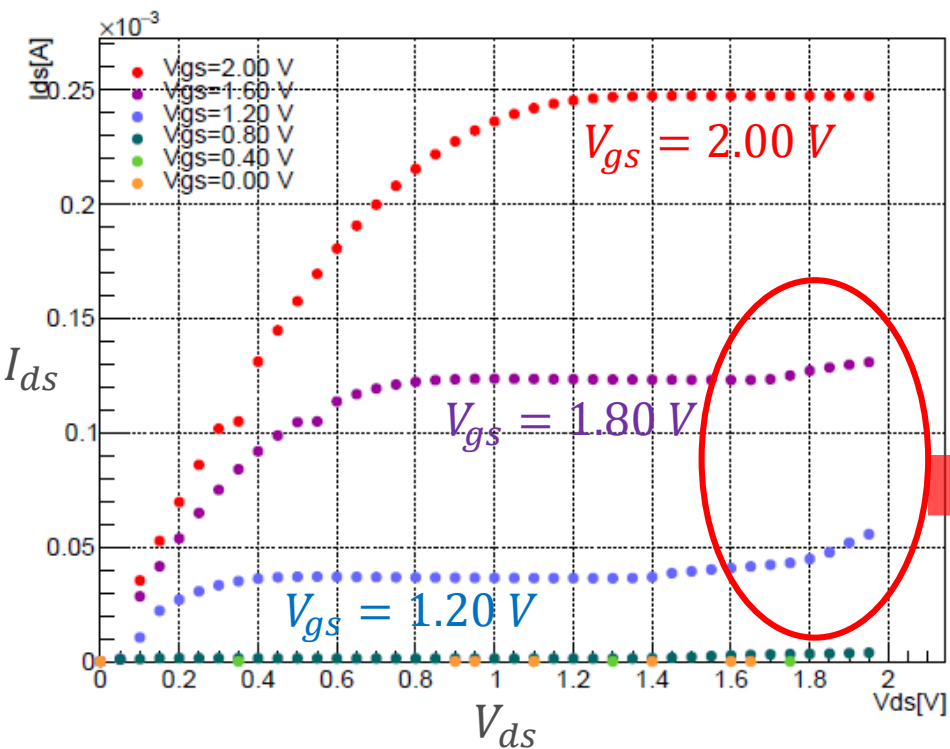
$V_{th} \sim -0.55\text{ V}$   
@  $V_{DSOI} = -7\text{ V} \sim -8\text{ V}$ , 3 K

- $V_{DSOI}$ を印加することでしきい値電圧を制御できる
- 左図で3 Kでしきい値電圧を室温と同じにしたいなら,  $V_{DSOI} = -7\text{ V} \sim -8\text{ V}$ 印加すればよい

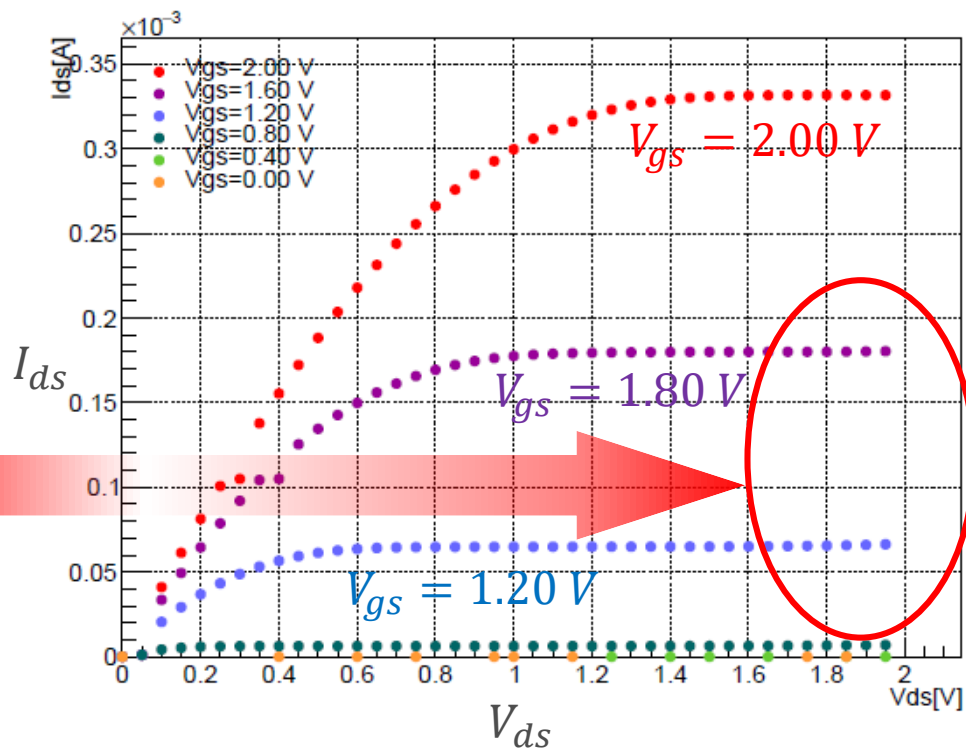
# ドレインアバランシェのDSOI電圧による抑制

- N型DSOI-MOSFET, チャネル幅=10 $\mu\text{m}$ , チャネル長=20 $\mu\text{m}$

3K  $I_{ds}$ - $V_{ds}$ 特性:  $V_{DSOI}=0\text{ V}$



3K  $I_{ds}$ - $V_{ds}$ 特性:  $V_{DSOI}=10\text{ V}$

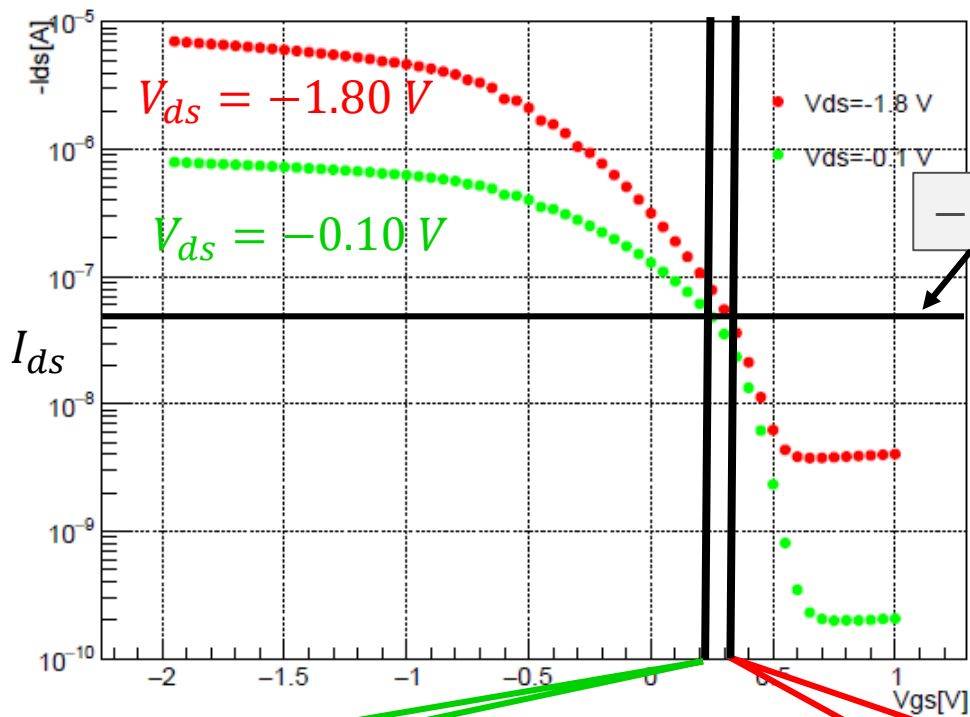


- $V_{DSOI}$ を印加することによって,  $I_{ds}$ の急な上昇が抑制されている

# Junctionless-MOSFETの電流電圧特性( $I_{ds} - V_{gs}$ )

- P型JL-MOSFET, チャネル幅=10 $\mu\text{m}$ , チャネル長=20 $\mu\text{m}$

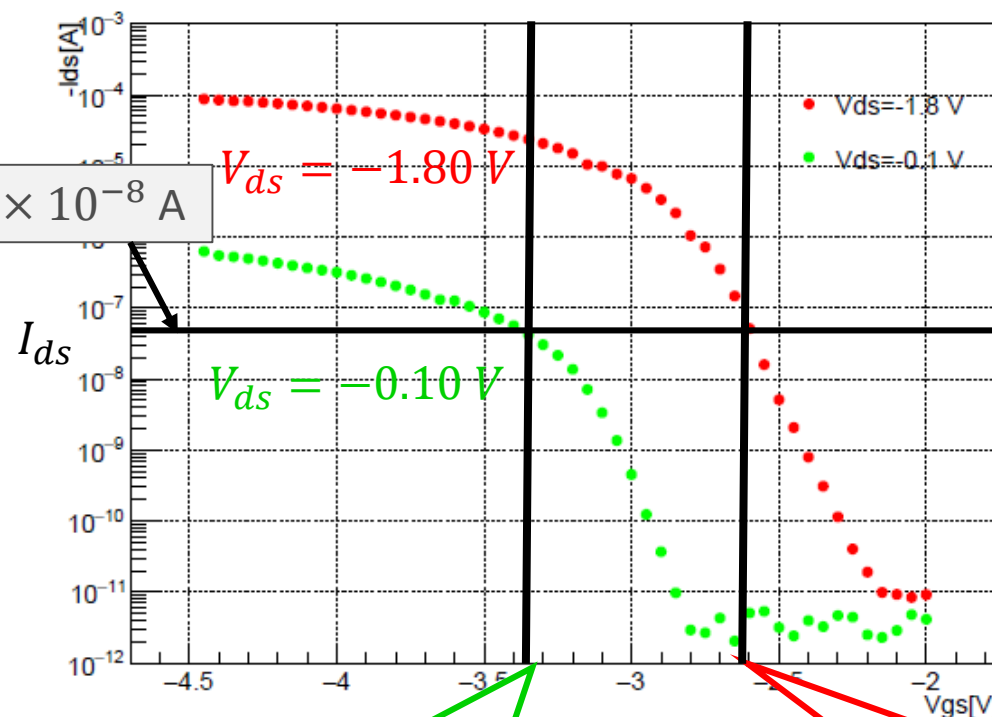
室温



$V_{th} = 0.24 \text{ V}$

$V_{th} = 0.31 \text{ V}$

3K



$V_{th} = -3.37 \text{ V}$

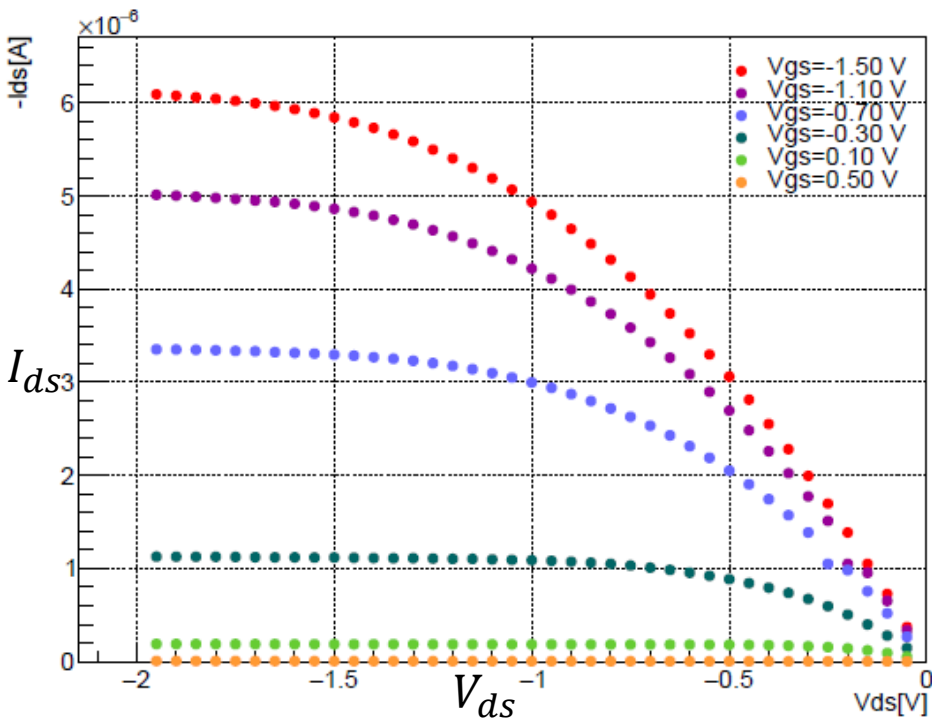
$V_{th} = -2.60 \text{ V}$

- 室温と3Kでしきい値電圧が大きく違う
- 3Kではしきい値電圧は $V_{ds}$ によっても大きく違う

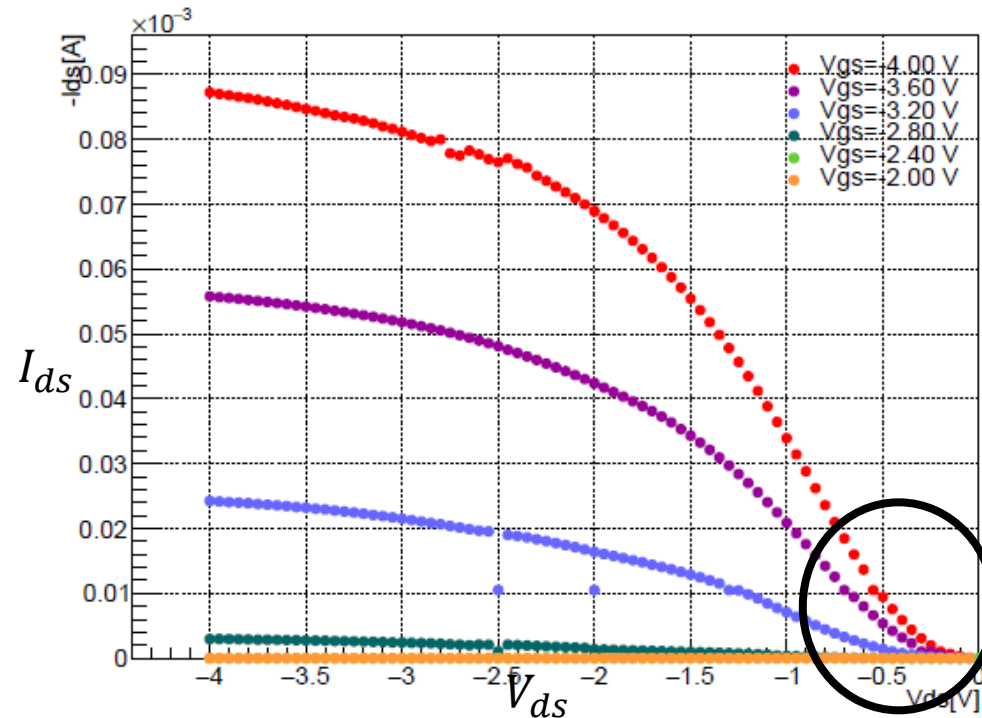
# Junctionless-MOSFETの電流電圧特性( $I_{ds} - V_{ds}$ )

- P型JL-MOSFET,チャネル幅=10 $\mu\text{m}$ ,チャネル長=20 $\mu\text{m}$

室温



3K



- 立ち上がり付近で非線形性が見られる

# まとめ

- ニュートリノ崩壊光を観測するために検出器の開発を行っている
  - STJ検出器からの信号を増幅するため極低温増幅器の開発をしている
- SOI-STJ5の評価をした
  - 増幅器本体のノイズ評価をした
  - 可視光(465 nm)をNb/Al-STJで検出し増幅することに成功した
- DSOI-NOSFETとJunctionless-MOSFETを評価した
  - DSOI層に電圧を印加することでしきい値電圧を操作することに成功した
  - Junctionless-MOSFETが極低温で動作させることに成功した
- 今後の予定
  - 増幅器の電流制御の部分を一括制御する回路の開発
  - よりgainの高いSOI-STJ6による赤外光の検出