COBAND実験のための SOI-STJの研究開発XIII

日本物理学会　第77回年次大会

守屋　佑希久, 金 信弘, 武内 勇司, 飯田 崇史, 浅野　千沙, 若狭　玲那,
山根綾太, 柏木隆城, 他COBAND実験グループ

筑波大数理

目次

COBAND実験
極低温増幅器（SOI-STJ）の開発
SOI-STJ7の設計，シミュレーション
- 電流電圧変換3段増幅アンプ
- 直列接続オペアンプ

シミュレーション結果
まとめ

COBAND実験

■COBAND (COsmic BAckground Neutrino Decay) 実験

宇宙背景ニュートリノ崩壊の観測

- 崩壊に伴う光子のエネルギー

$$E_\gamma = \frac{|m_3^2 - m_2^2|}{2m_3}$$

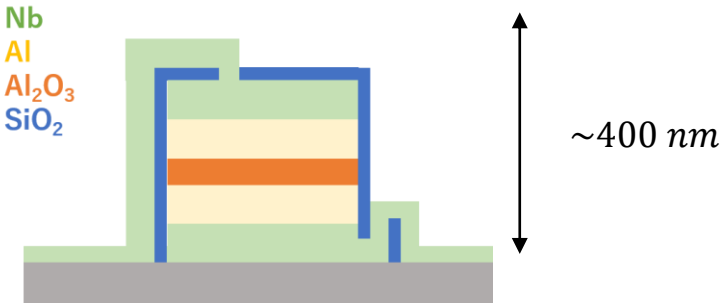
ニュートリノの振動実験から

$$|\Delta m_{23}^2| = 2.45 \pm 0.05 \times 10^{-3} eV^2$$

予想される崩壊光エネルギー

(λ = 50 μm, m_3 = 50 meVと仮定)

$$E_\gamma = 25\ meV, \quad \lambda = 50\ \mu m$$



- 崩壊光探索のための検出器
  - 50 μm付近の赤外光スペクトル測定
  - 単一光子検出可能な感度

崩壊光探索のために超伝導体(STJ)検出器を使用

	Si	Nb	Al
Tc[K]	-	9.23	1.20
Δ[meV]	1100	1.55	0.172

崩壊光探索のために，STJ(超伝導トンネル接合)検出器と，信号読み出し用極低温増幅器を組み合わせて，遠赤外域での単一光子検出可能な検出器の研究開発

極低温増幅器（SOI-STJ）の開発

■極低温増幅器の導入

➢単一光子検出のためのSTJへの要求
- リーク電流　＜ 100 pA

➢いまだ遠赤外域での単一光子検出に至っていない
- 冷凍機配線由来の雑音が原因

Nb/Al-STJ size	Leak Current
50 μm × 50 μm	224 ± 29 pA
20 μm × 20 μm	39 ± 13 pA
10 μm × 10 μm	14 ± 7 pA

Nb / Al-STJ リーク電流@ 300 mk

⇨ STJ の直後で信号増幅（極低温増幅器の導入）

■極低温増幅器への要求

- 極低温下で動作可能
- 検出器の信号幅　～数十 μs
  →数十 kHzから数 MHzの周波数帯で十分な増幅率
- 冷凍機の冷却能力域の消費電力

	3 K	300 mK
冷却能力	250 mW	300 μW

冷凍機の各ステージにおける冷却能力

⇨ FD-SOI-MOSFETを使用した，増幅器SOI-STJ6で可視光と近赤外域において1光子検出可能

しかし，遠赤外域での単一光子検出（0.03fC）に至らず

■SOI-STJ6の問題点

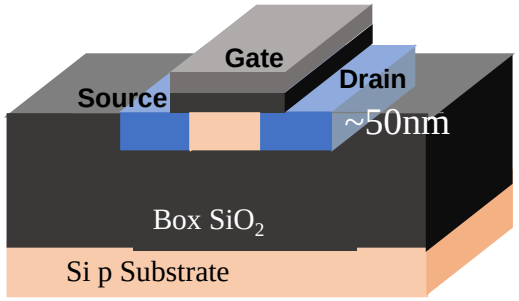
- 入力インピーダンスが大きく，信号中の高周波成分が寄生容量へ逃げている

⇨ **低入力インピーダンス，数MHzの周波数帯域で十分な増幅率を持つアンプの設計**

FD−SOI−MOSFET

- Fully Depleted Silicon on Insulator -MOSFET
  - 酸化膜（SiO2）上にMOSFETを形成
  - 薄いボディ（～50 nm）
  - 低消費電力，高速動作可能
  - 極低温下で動作可能

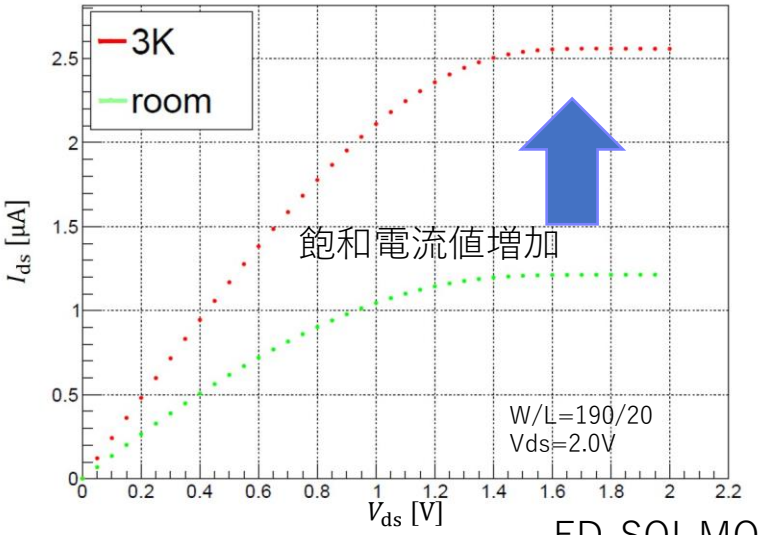
※ 但し，極低温下での特性を考慮した回路設計が必要

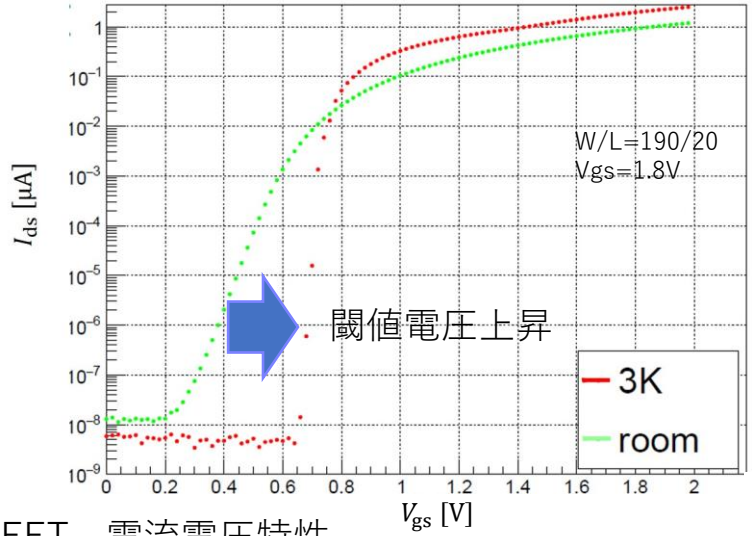


FD-SOI-MOSFET

- 極低温におけるFETのパラメーター変化
  - 飽和領域におけるI_{ds}(飽和電流値の変化)
    →1.5倍程度
  - 閾値電圧上昇　V_{th}　→　＋0.2V程度

- 極低温用シミュレーションパラメーター
  - W→1.5W：見かけのW/Lを1.5倍
  - ゲートに-0.2V印加：閾値電圧を+0.2V
  - R→1.08R

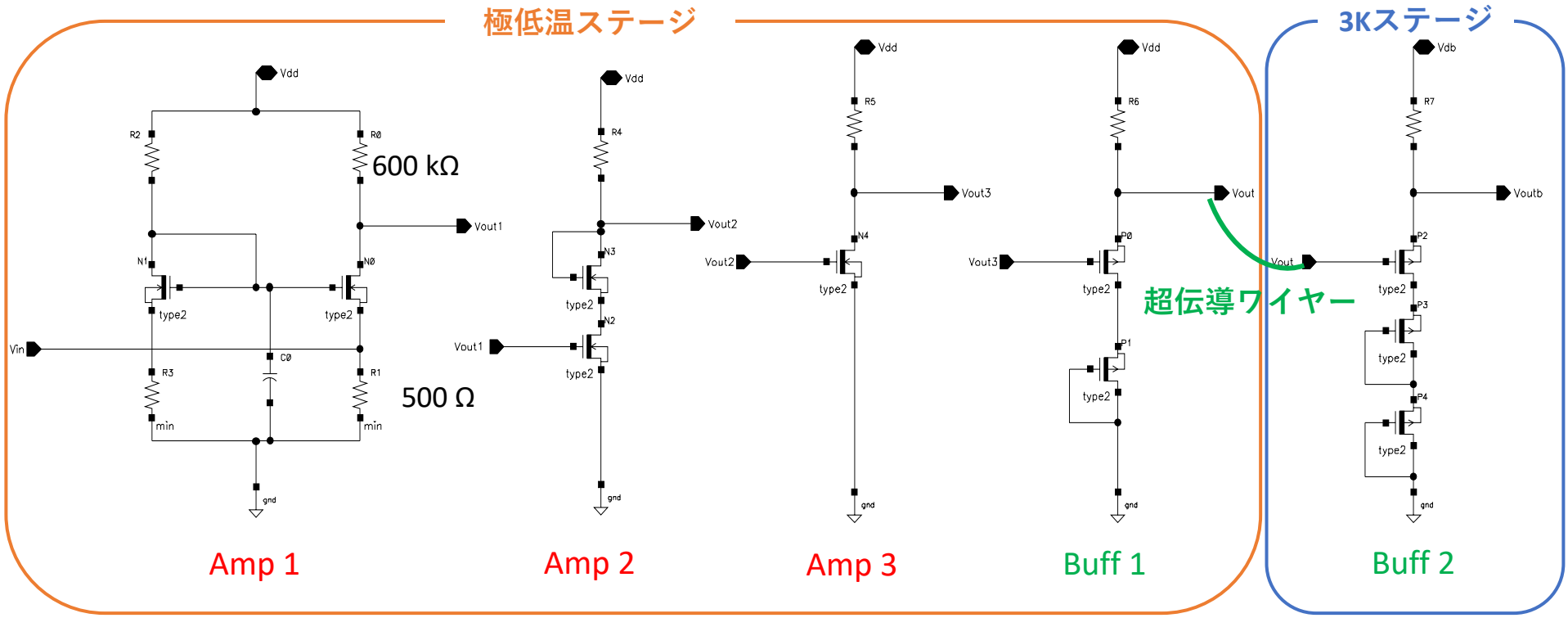




FD-SOI-MOSFET　電流電圧特性

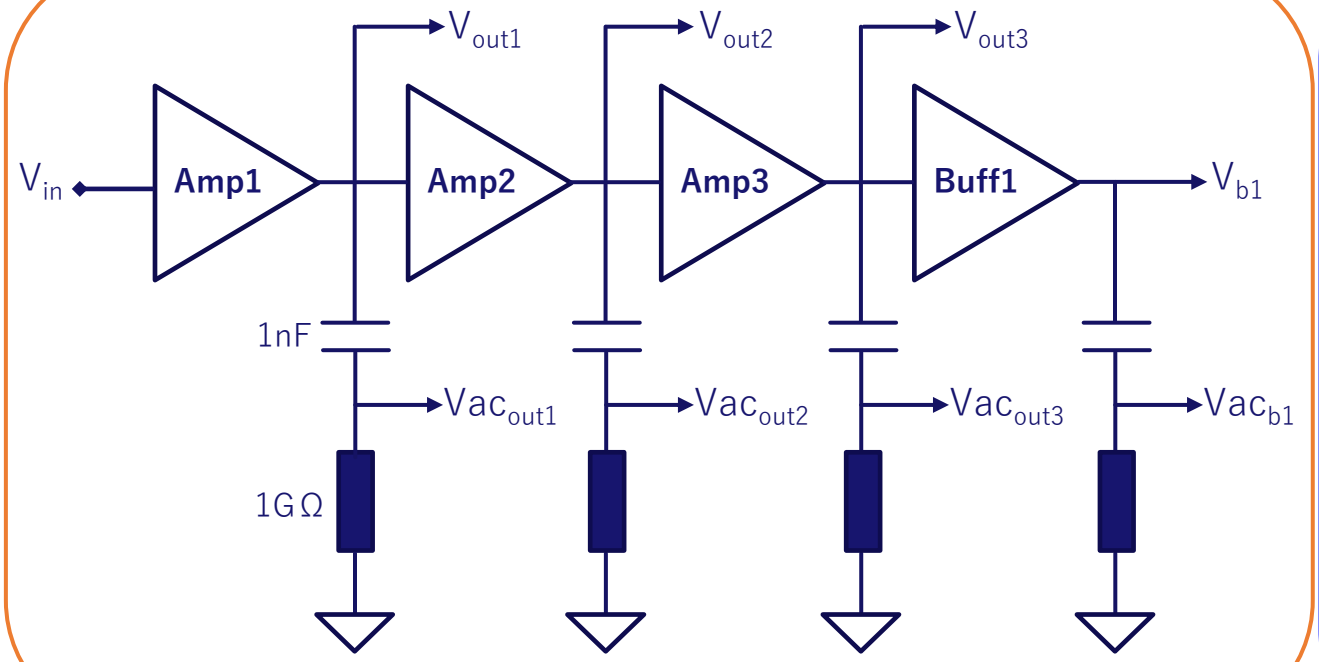
3段増幅アンプ

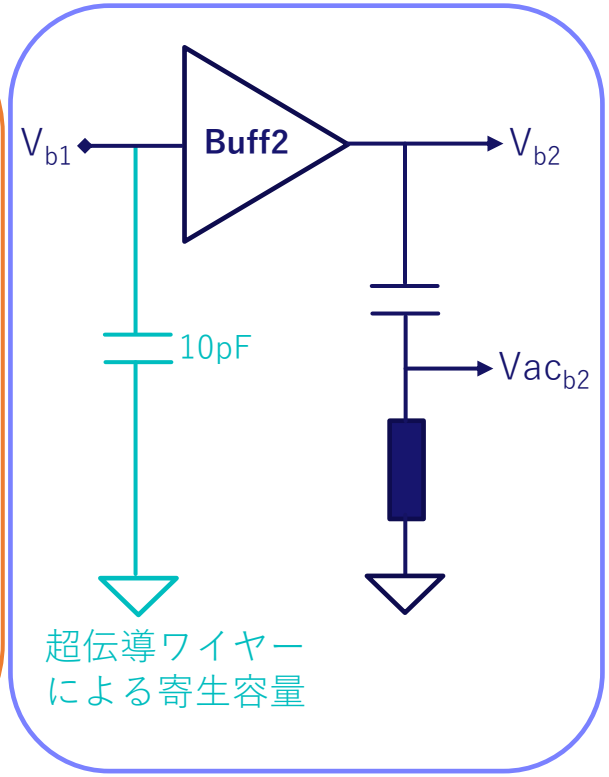
■電圧電流変換3段増幅回路

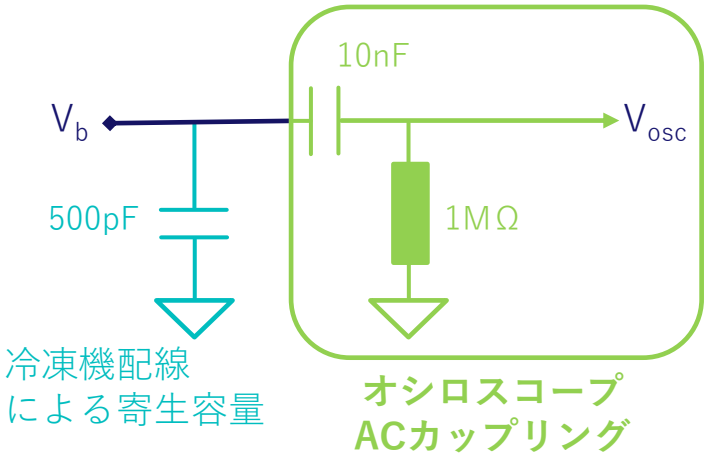


- 増幅段×3 + バッファ段×2
- Buff1までを極低温ステージに置く設計
  - 消費電力
    - ～70 μW　@極低温
    - ～300 μW　@3K
- バッファ段同士は超伝導ワイヤーで接続

3段増幅アンプのシミュレーション回路

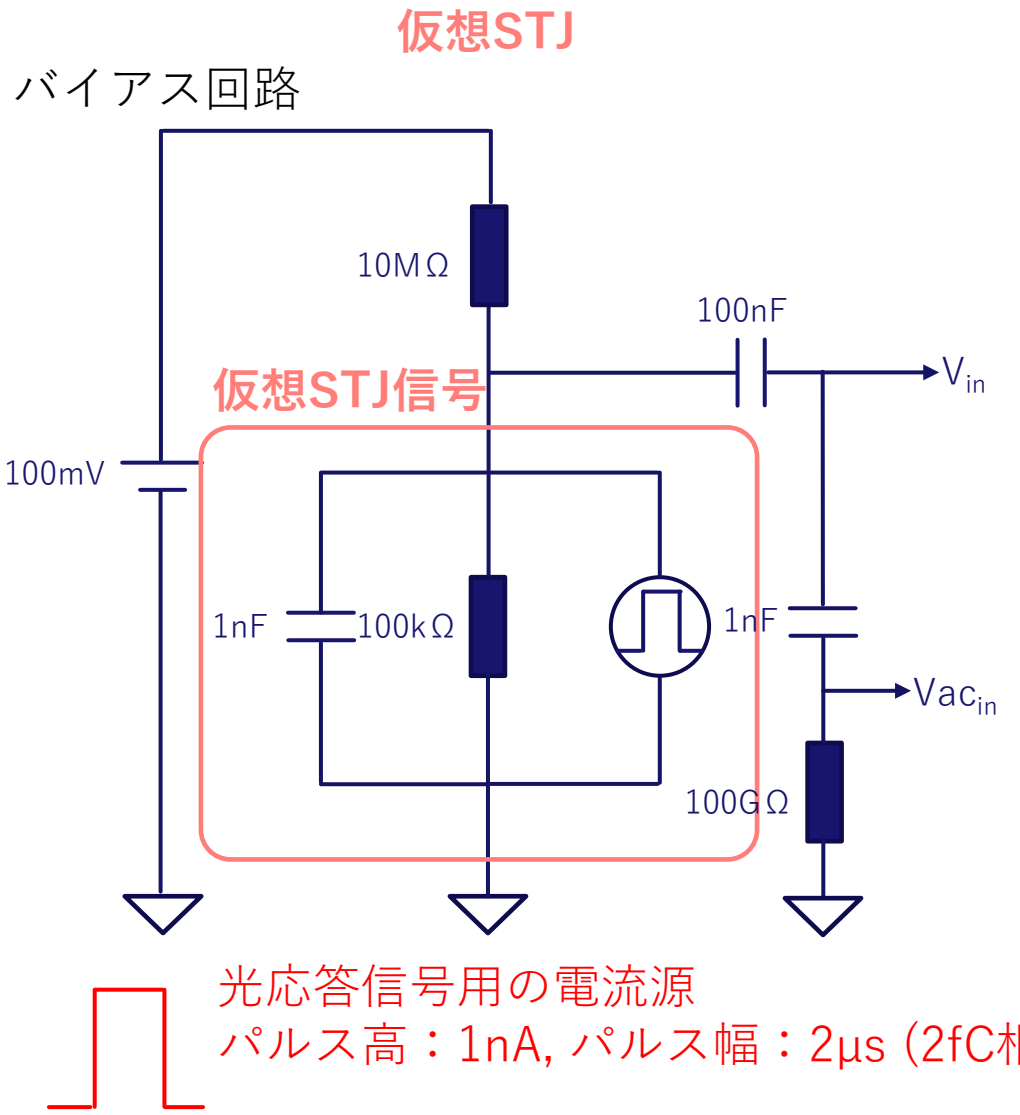






- 各段からそれぞれDC信号とAC信号を読み出す
- バッファ段後には寄生容量を追加
- 最終的な読み出しは，オシロスコープのACカップリングで行う

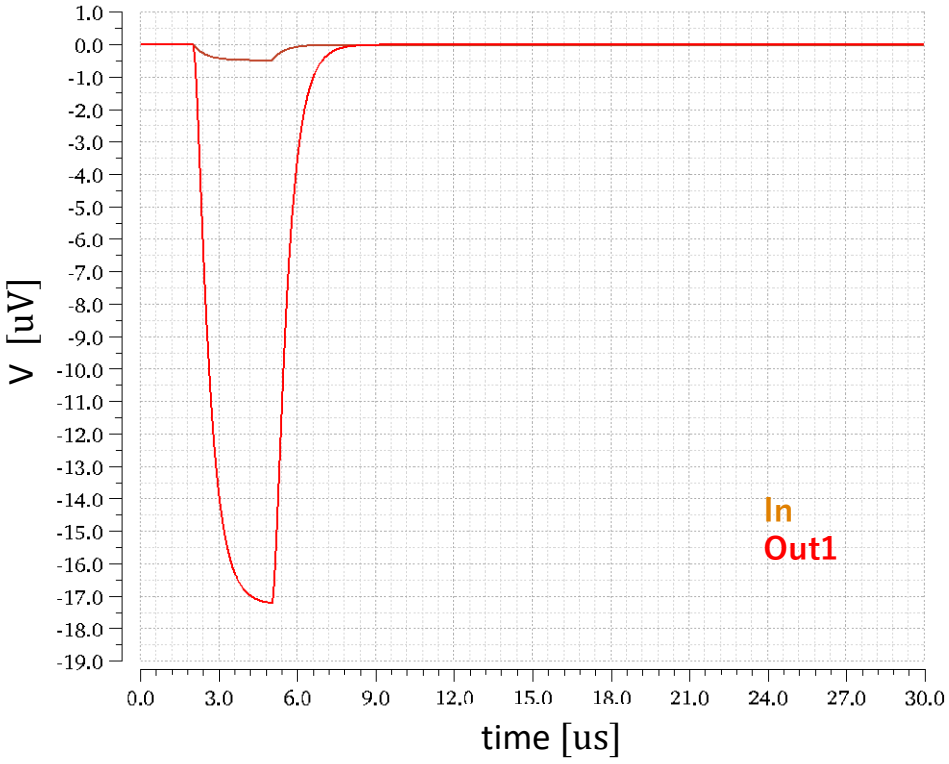
STJ信号と解析方法

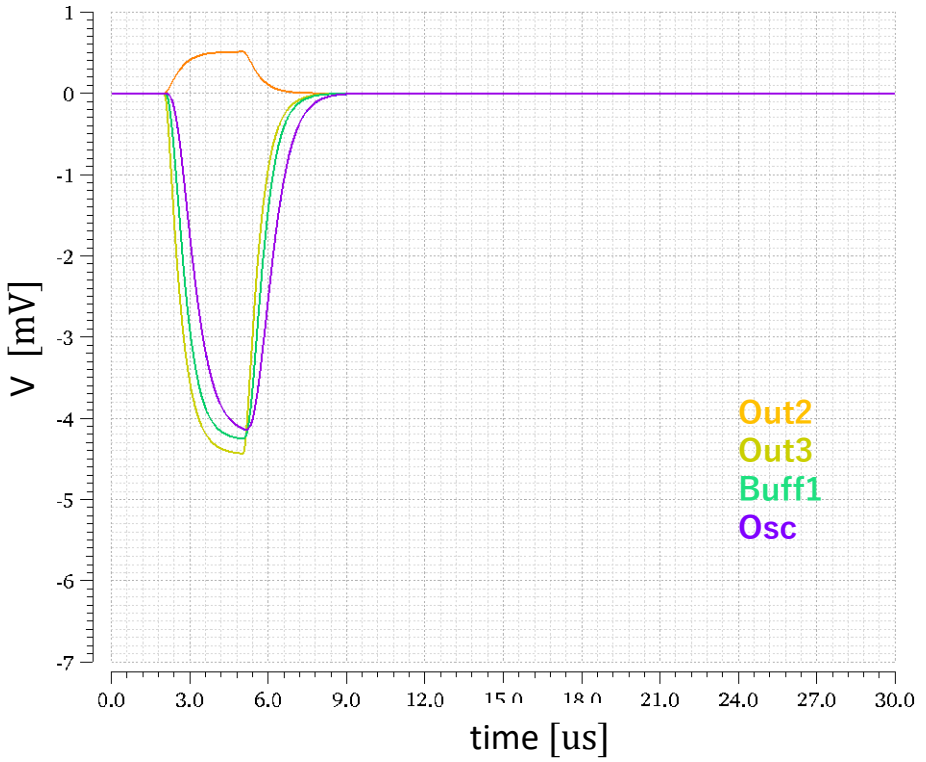


光応答信号用の電流源
パルス高：1nA, パルス幅：2μs (2fC相当)

- AC解析
  - 各段でカットオフ周波数や増幅率を見る.
- DC解析
  - 各FETのバイアス変化を確認する.
- 小信号入力解析
  - 仮想STJ信号を入力して各段での実際の信号変化を見る.

小信号解析　@室温



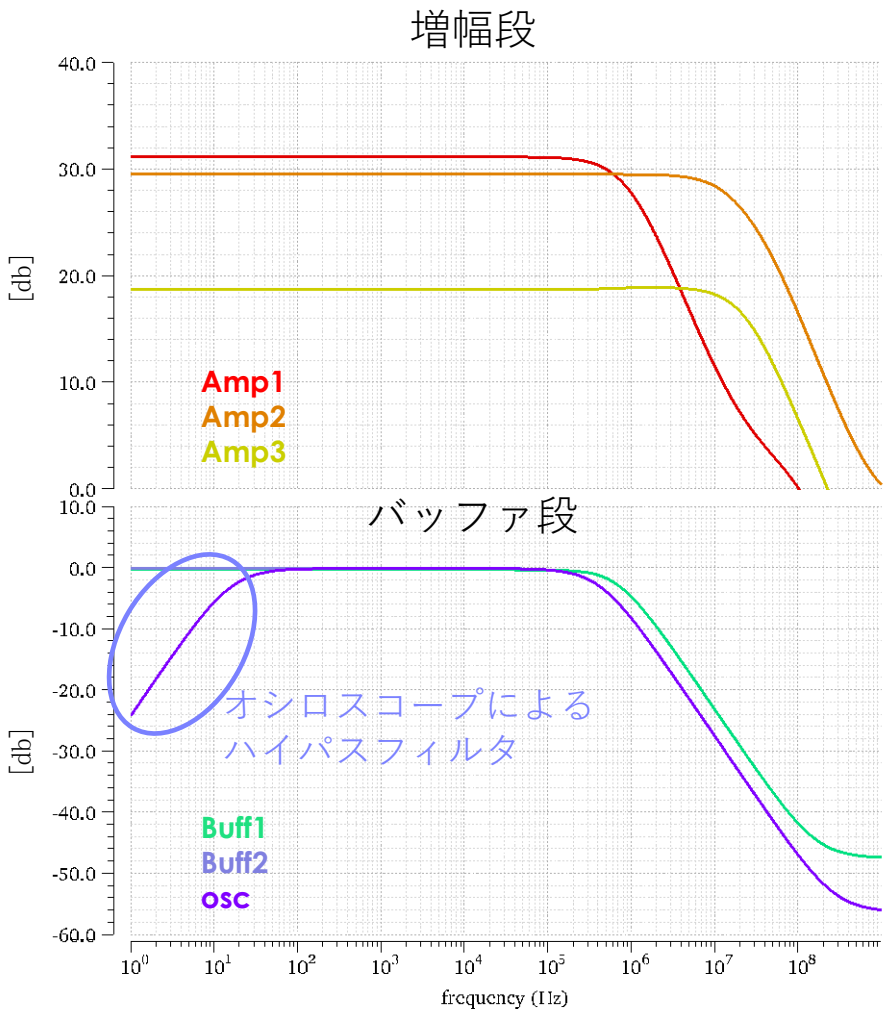


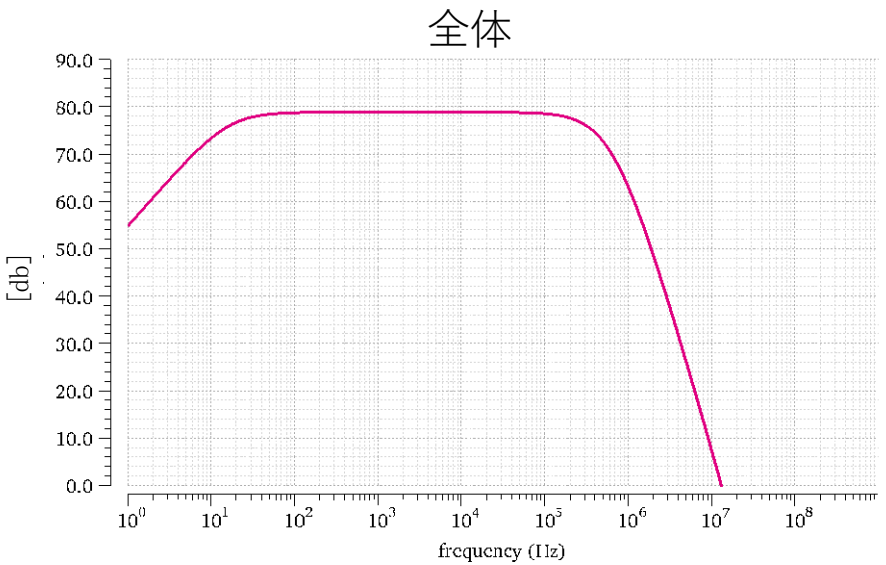
	In	Out1	Out2	Out3	Buff1	Osc
出力	-0.5 μV	-17.2 μV	514.1 μV	-4.43 mV	-4.25 mV	-4.14 mV
増幅率	-	36.0	29.9	8.6	0.96	0.97

- 2 fC(1nA×2μs)の入力電荷に対して，最終的に-4.14 mVの出力

周波数特性@室温 ―

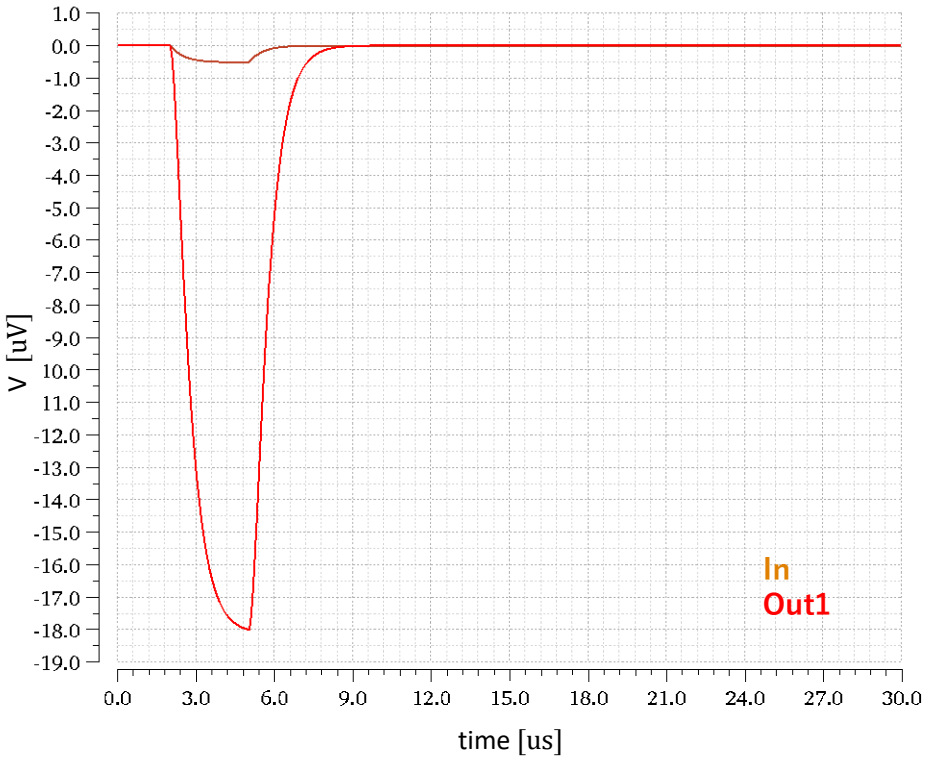
f_c：ゲイン-3dbでの周波数
$db = 20\log_{10}(Vac_{out}/Vac_{in})$

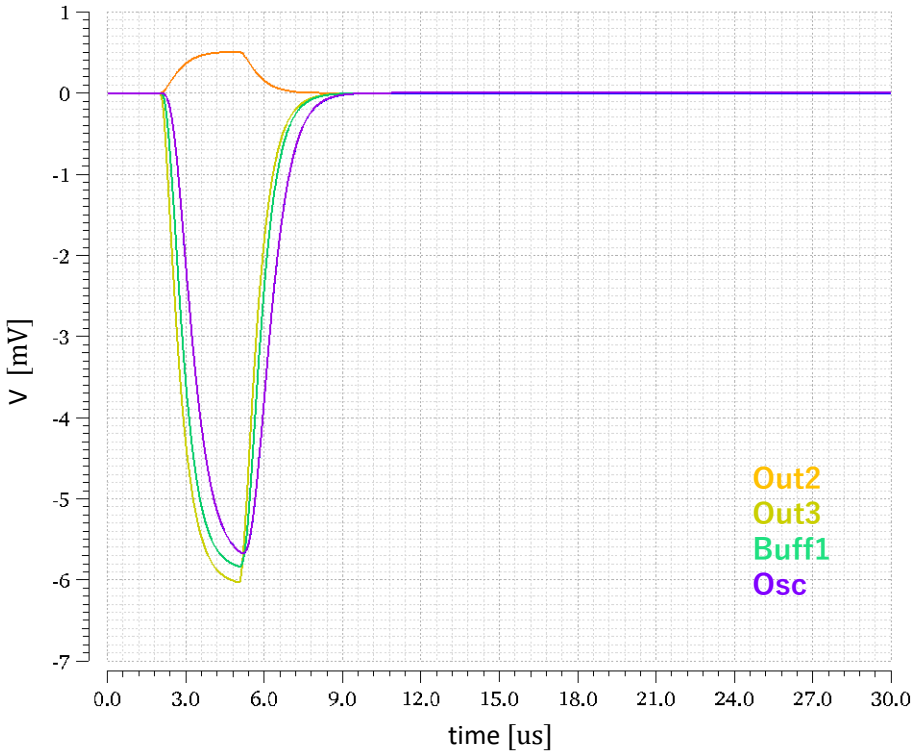




- 各段におけるゲイン[db]とf_c[Hz]
  - Amp1：31.1db , 910kHz
  - Amp2：29.5db , 19.6MHz
  - Amp3：18.7db , 25.2MHz
  - Buff1：-0.4mdb , 710kHz
  - Buff2：-0.1mdb , 410kHz
- 全体：78.9db , 320kHz

小信号解析 @極低温



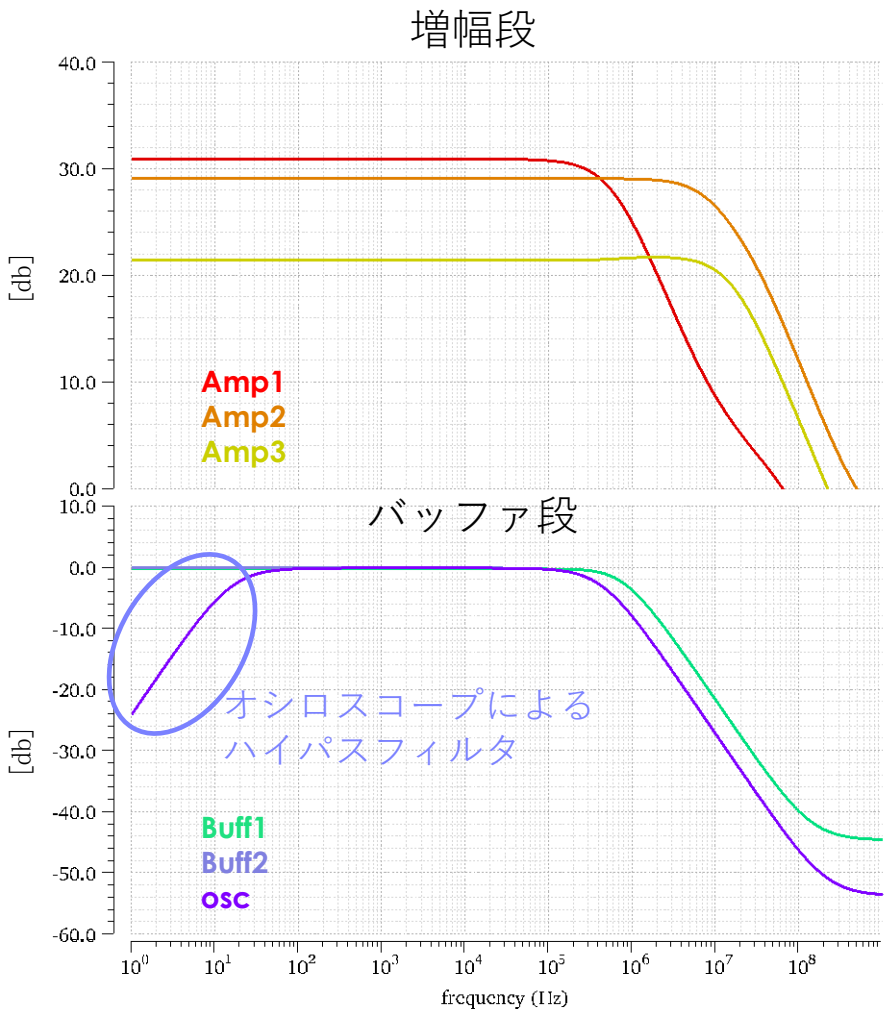


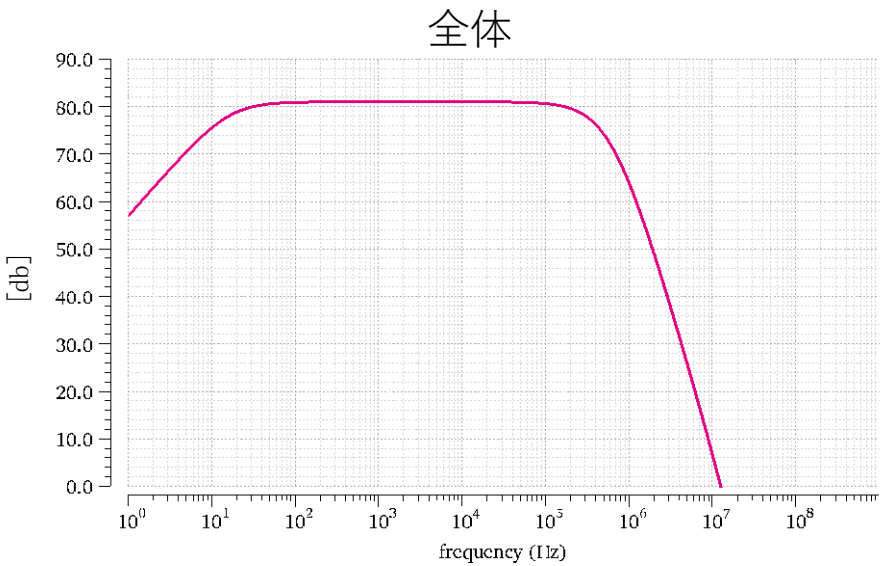
	In	Out1	Out2	Out3	Buff1	Osc
出力	-0.5 μV	-18.0 μV	512.5 μV	-6.03 mV	-5.83 mV	-5.67 mV
増幅率	-	35.0	28.5	11.8	0.97	0.97

- 2 fC(1nA×2μs)の入力電荷に対して，最終的に-5.67 mVの出力

周波数特性@極低温ー

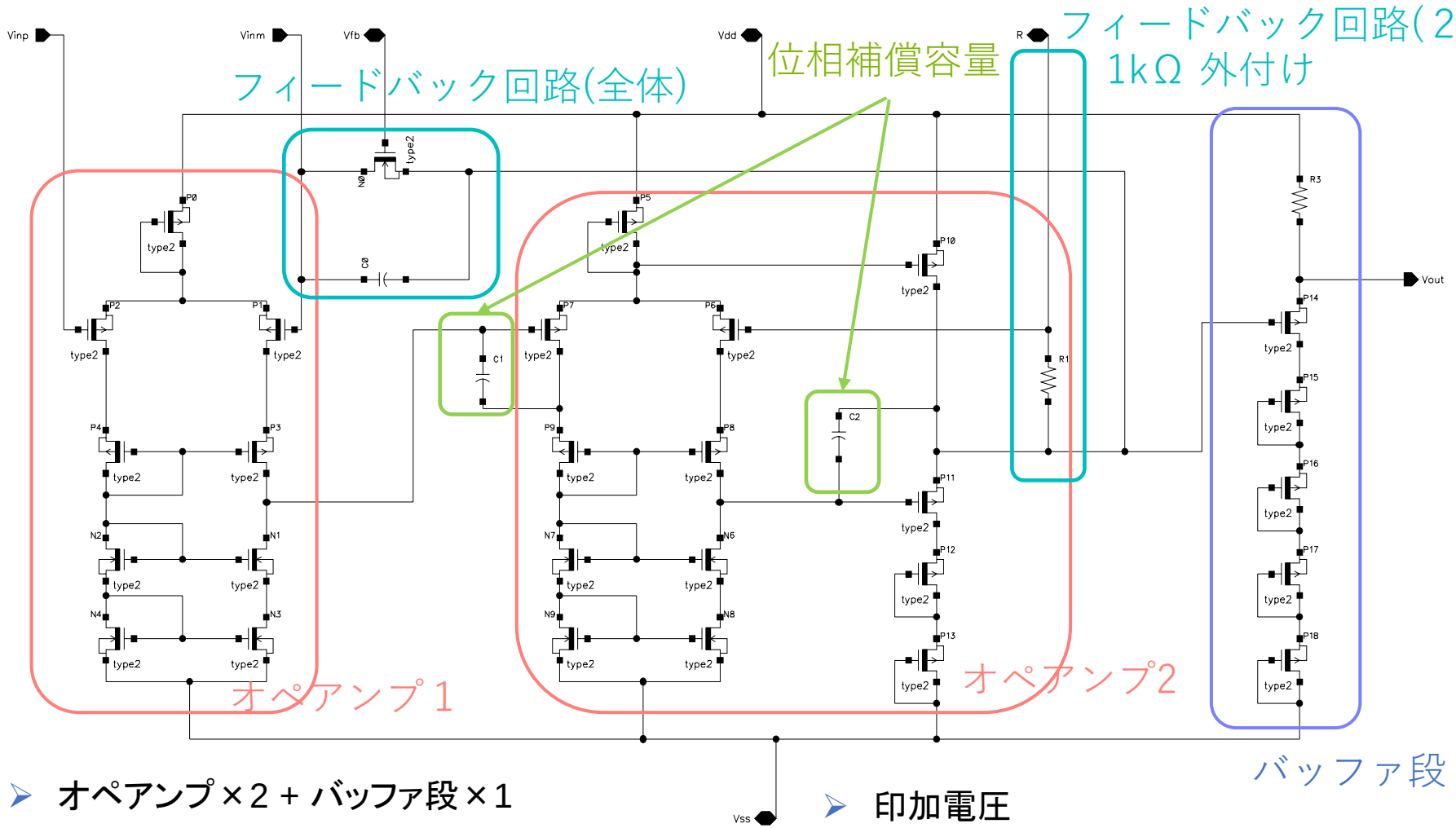
f_c：ゲイン-3dbでの周波数
$db = 20\log_{10}(Vac_{out}/Vac_{in})$





- 各段におけるゲイン[db]とf_c[Hz]
  - Amp1：30.9db , 580kHz
  - Amp2：29.1db , 11.0MHz
  - Amp3：21.4db , 18.0MHz
  - Buff1：-0.3mdb , 860kHz
  - Buff2：-0.1mdb , 420kHz
- 全体：81.0db , 300kHz

直列接続オペアンプ

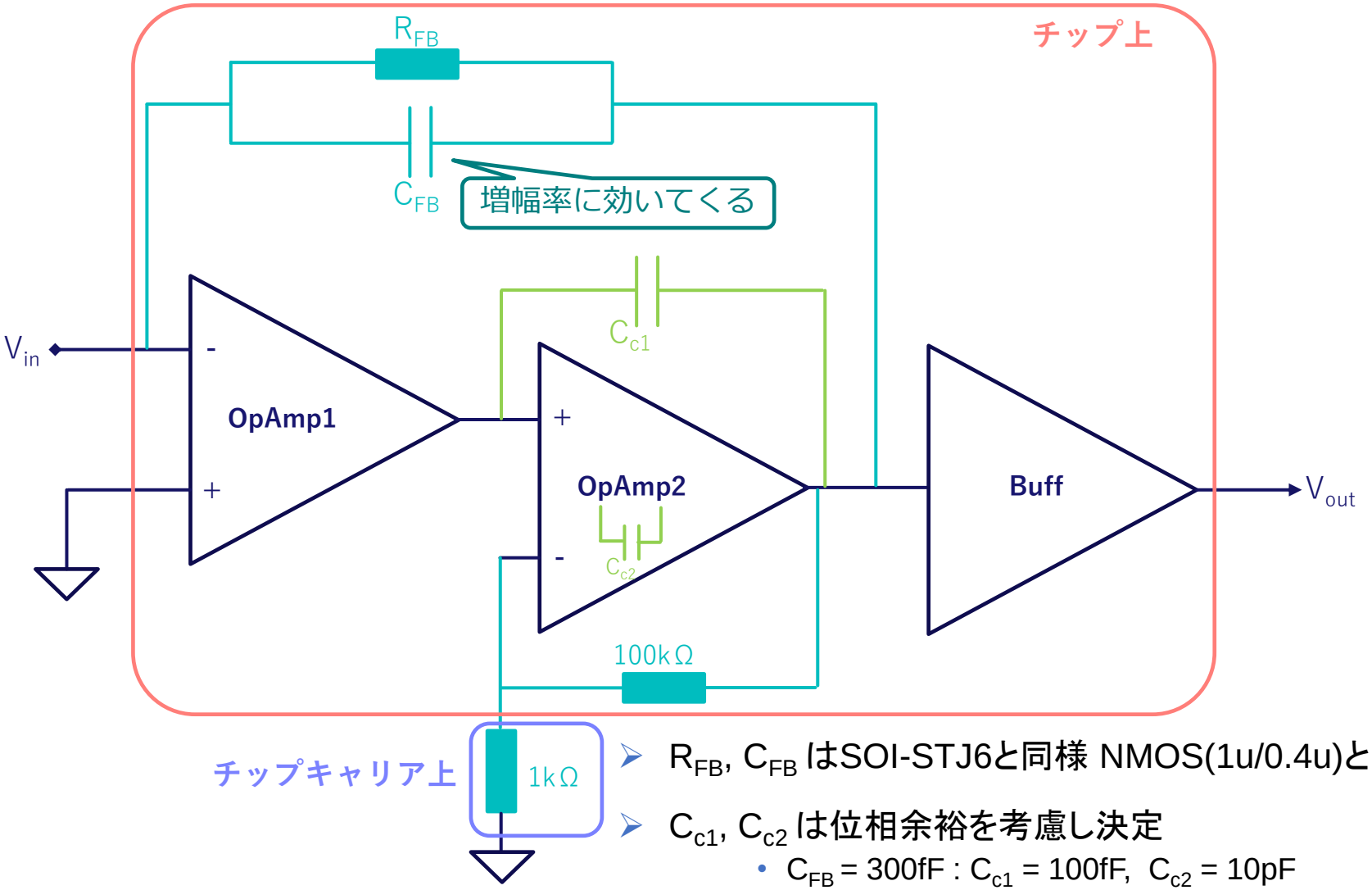


- オペアンプ×2 + バッファ段×1
- 全て3Kステージに置く設計
  - 消費電力

    オペアンプ：218.4 μW
    バッファ　：340 μW
    } 558.4 μW

- 印加電圧
  - Vdd = 2 V
  - Vss = -2V
  - Vfb = 0.3V 程度

直列接続オペアンプの概要図

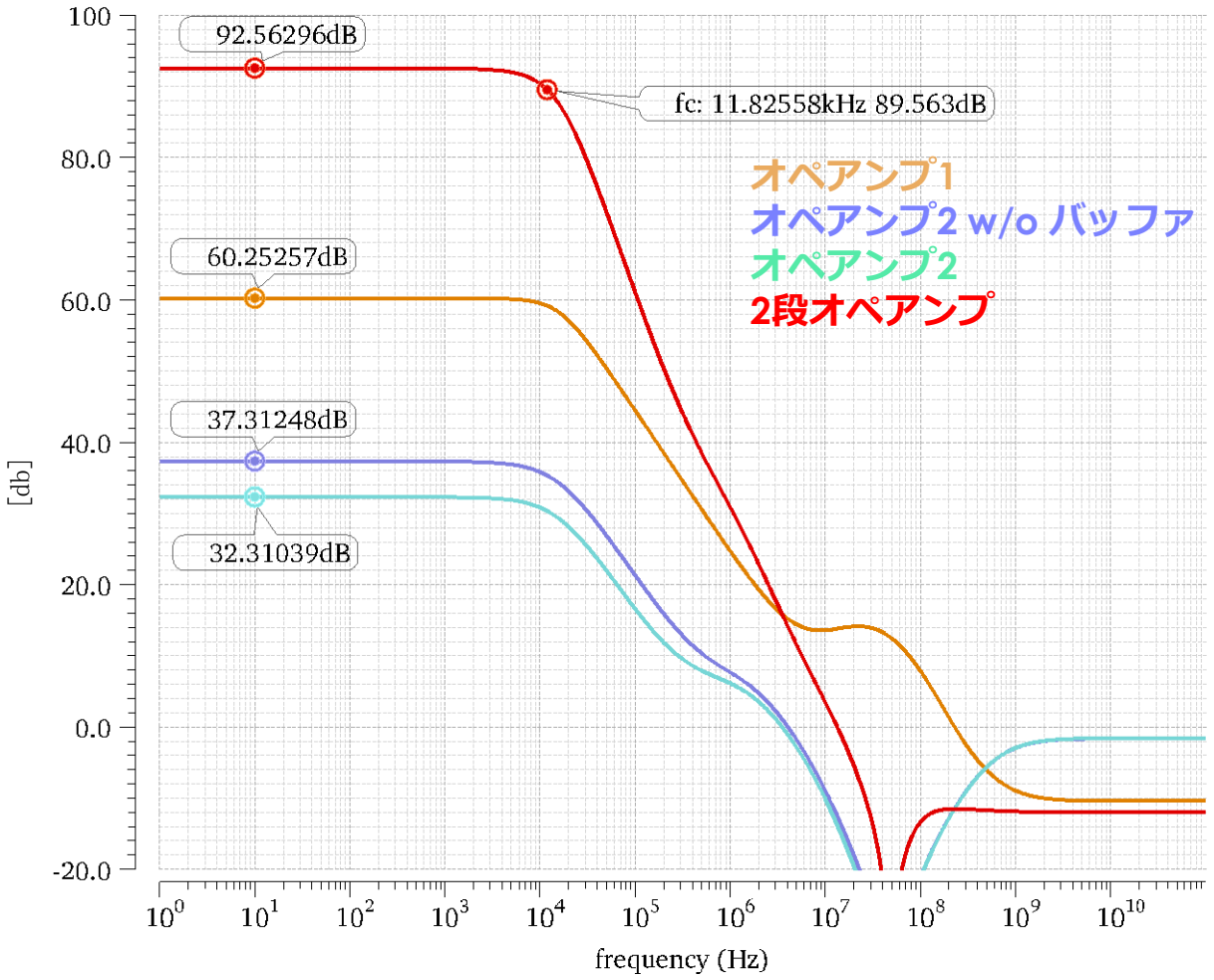


- R_{FB}, C_{FB} はSOI-STJ6と同様 NMOS(1u/0.4u)と 300fF,60fF
- C_{c1}, C_{c2} は位相余裕を考慮し決定
  - C_{FB} = 300fF : C_{c1} = 100fF, C_{c2} = 10pF
  - C_{FB} = 60fF : C_{c1} = 37.5fF, C_{c2} = 1pF
- Apm1 : 高利得

  Amp2 : 周波数特性がよく,低出力抵抗

ゲインの周波数特性 –

C_{FB}＝300fF, C_{c1}＝100fF, C_{c2}＝10pF



- ゲイン：93dB, fc：12kHz
- 10MHz以上まで増幅可能.

オペアンプを２つ使うことで,
高い周波数でもより高利得の
オペアンプになっている.

まとめ

- 電圧増幅回路と差動増幅回路の2種類を設計

- 電圧増幅回路については，室温，極低温のシミュレーションでも問題なく動作
  - 差動増幅回路では，極低温でのシミュレーションは行っていないが、SOI-STJ6の測定から十分動作する設計

- 2fCの入力に対するシミュレーション結果
  - 電流電圧変換3段増幅回路 : -4.14mV@室温　(-5.67mV@極低温)
  - 直列接続オペアンプ　: 7mV@300fF , 20mV@60fF

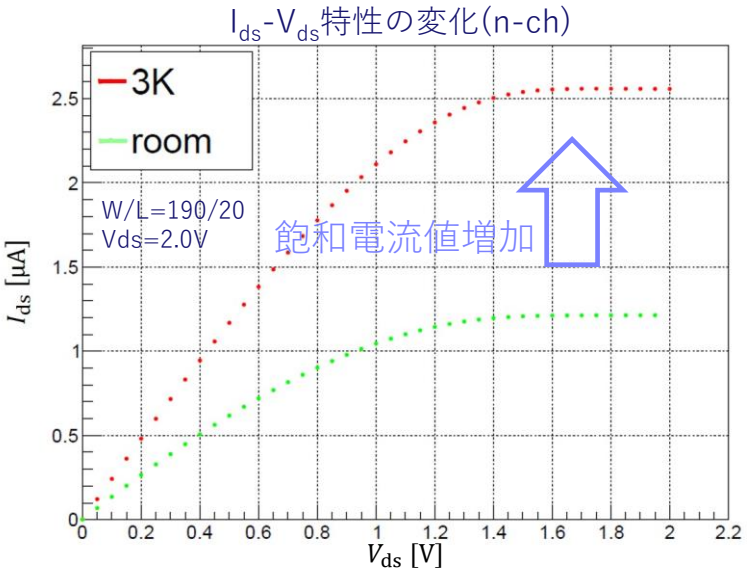
Back up

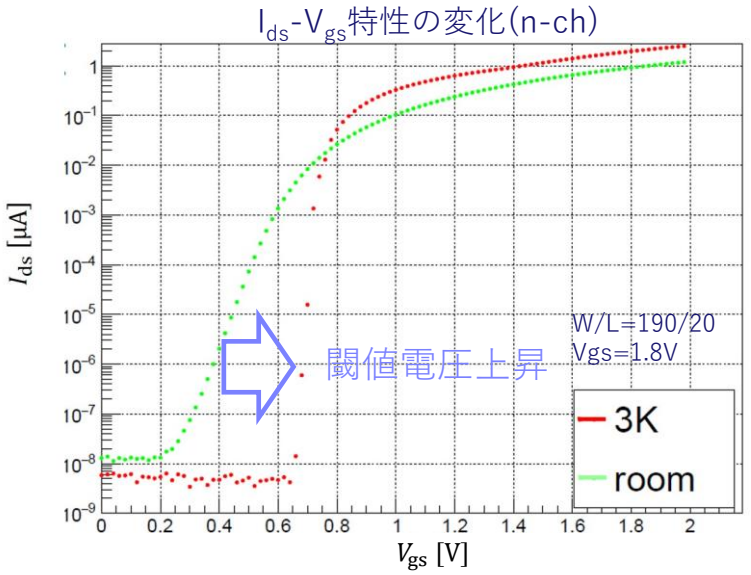
極低温用シミュレーション

- 飽和領域におけるI_{ds} (飽和電流値)→ 1.5倍程度
- V_{th} → +0.2V程度

◘ 極低温シミュレーション用パラメータ

- W→1.5W：見かけのW/Lを1.5倍にすることで，飽和電流値を1.5倍に.
- ゲートに-0.2V印加：閾値電圧を+0.2Vに移動.
- R→1.08R：過去の測定から.





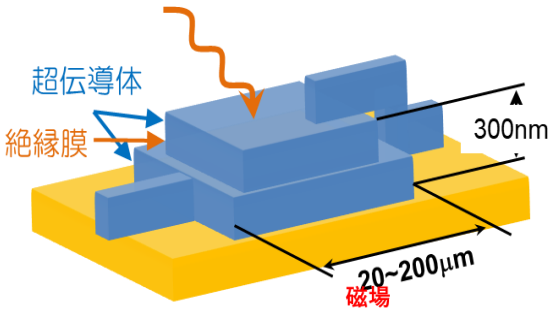
STJ検出器

■Superconducting Tunnel Junction (STJ) 検出器

■特徴

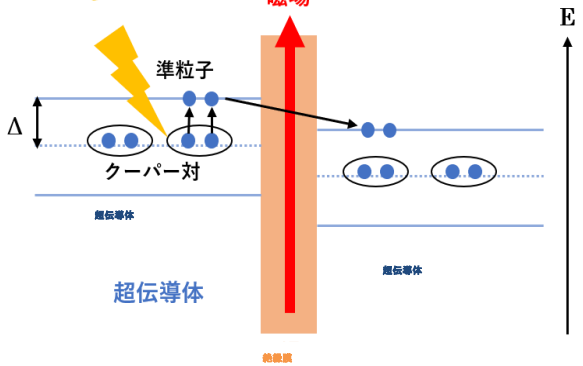
- 超伝導体/絶縁膜/超伝導体の構造
- 超伝導ギャップエネルギー(Δ)が小さいため，従来の半導体デバイスよりも優れたエネルギー分解能

超伝導体/絶縁体/超伝導体の構造



■動作原理

1. STJ検出器に光子が入射し超伝導体中のクーパー対を破壊・準粒子の生成
2. 準粒子はエネルギー2Δ以下になるまで超伝導体中を拡散
3. トンネル効果により反対側の超伝導体へ抜ける
4. トンネル電流を信号として読み出す



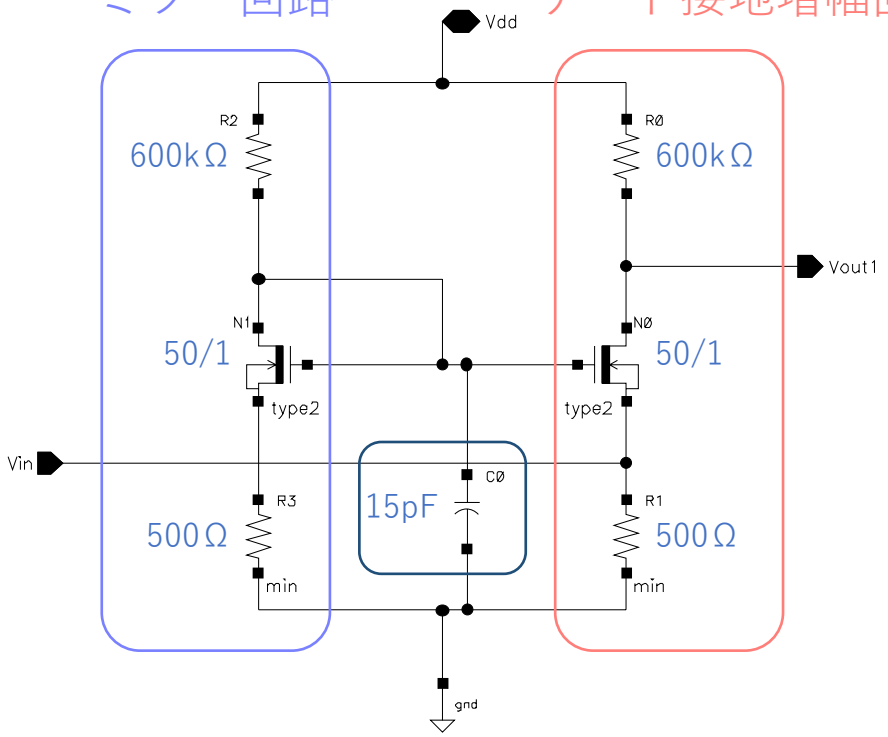
COBAND実験では，Alトラップ層を有するNb / Al-STJを使用した．Nb / Al-STJのエネルギーギャップは約0.6meVであり，回折格子と組み合わせることにより50μmの単一光子検出が期待される．

※波長50μmの単一光子に対するSTJの出力電荷は0.03fC(200e)程度

	Si	Nb	Al
Tc[K]	-	9.23	1.20
Δ[meV]	1100	1.55	0.172

STJのポテンシャルを最大限引き出すためには極低温下で動作する増幅器が必要

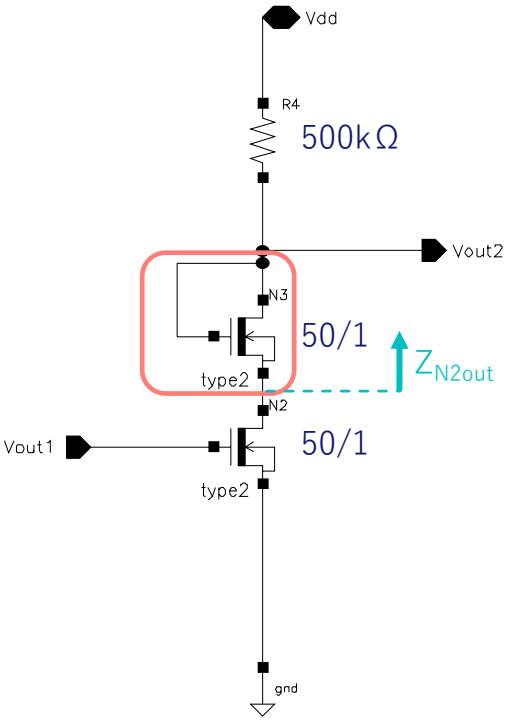
Amp1：増幅回路１段目



安定性向上

- ゲート接地増幅回路
  - 電流変化を増幅する.
  - 電流源として500Ωを用いることで低い入力抵抗を実現
    ～500Ω
  - 出力抵抗は大体R0(600kΩ)になる.
  - **ゲイン：$g_m Z_{out}$ → 30～40倍**
- ミラー回路
  - MOSFETのゲートに印加する電圧をミラー回路により決定
    →ゲートに外からバイアスを印加
    する必要がないため,
    ゲート膜破壊による故障を防げる.

Amp 2

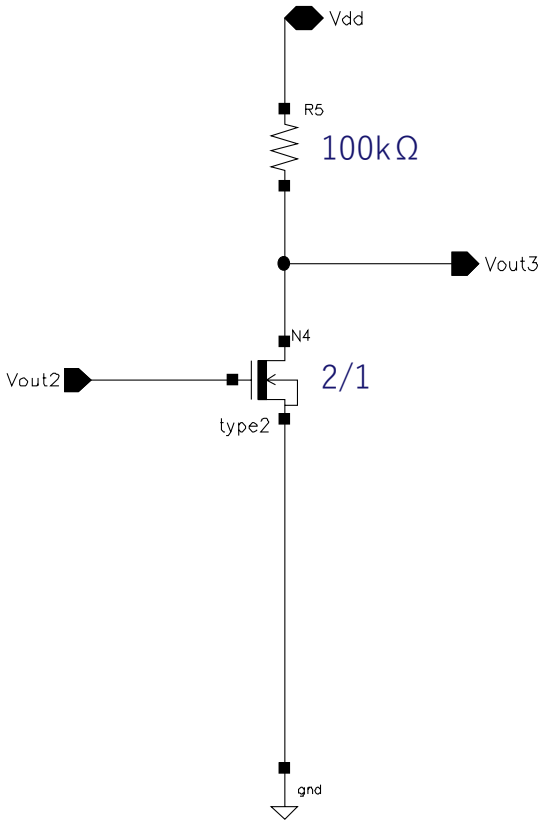


- ミラー効果対策付きソース接地増幅回路
  - 電圧変化を増幅する.
  - 反転増幅回路
  - 入力インピーダンス→無限大
  - 出力インピーダンス～500kΩ
  - **ゲイン：30～40倍**

N3がないと，ミラー効果により入力側に(1+A)Cの容量がぶら下がっているように見える.

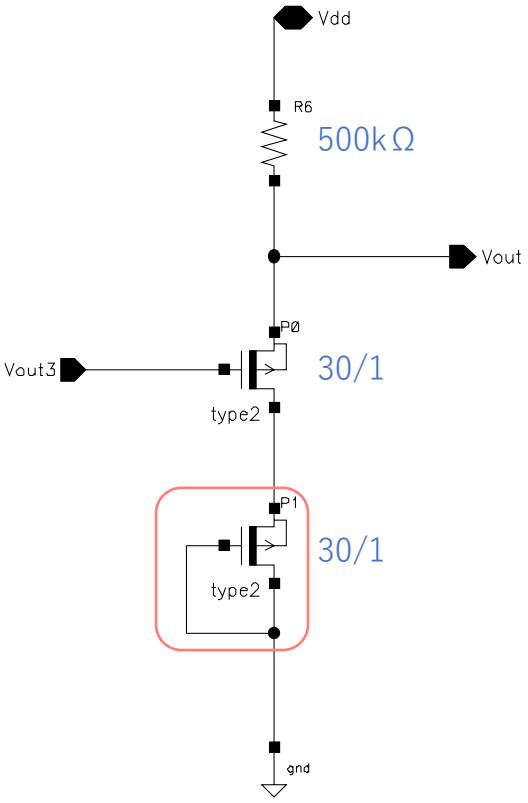
- ダイオード接続されたN3の効果
  - N2ドレイン側から見た出力インピーダンスは $Z_{N2out} \cong 1/g_{mN3}$ になる.
    →N2単体のゲイン=g_{mN2}/g_{mN3}～1
    となり，ミラー効果が抑制される.

Amp 3



- ソース接地増幅回路
  - N4のW•Lが小さくゲインも10倍程度なのでミラー効果の影響あまりなし.
    - 対策なしAmp2の1/100程度の容量っぽい.
  - 出力インピーダンス～100kΩ
  - **ゲイン：約10倍**

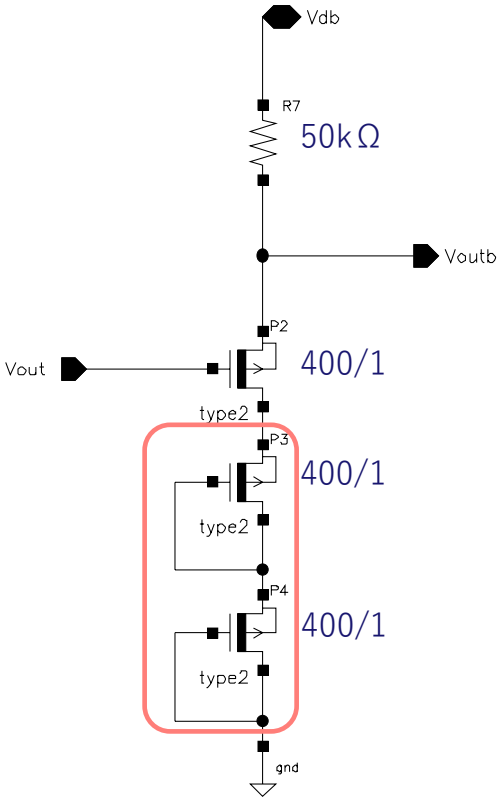
Buff1：極低温



- ソースフォロア回路
  - 極低温ステージから３Kステージを接続する
    超伝導ワイヤーによる寄生容量を駆動できる
    ことを目的とした.
  - 出力インピーダンス～$1/g_m$ → 10-20kΩ
  - ゲイン：約1倍 (1倍より大きくなることはない．)

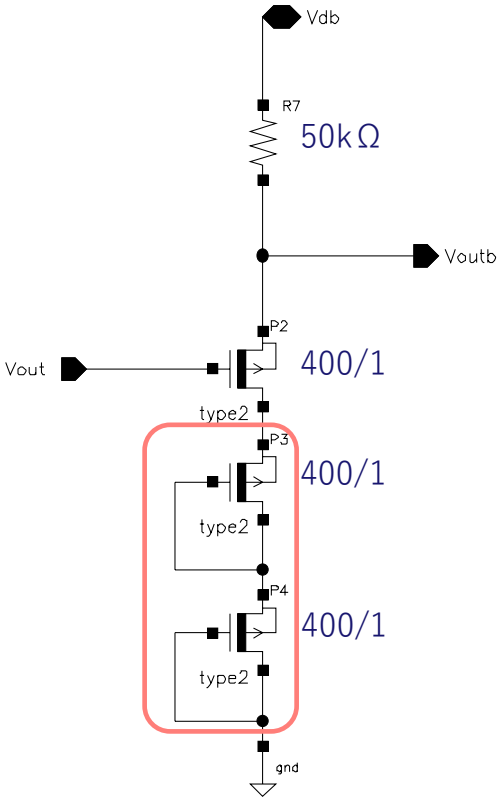
- ドレインアバランシェ対策
  - ダイオード接続によりVth(約0.6V)消費する.

Buff2：3K



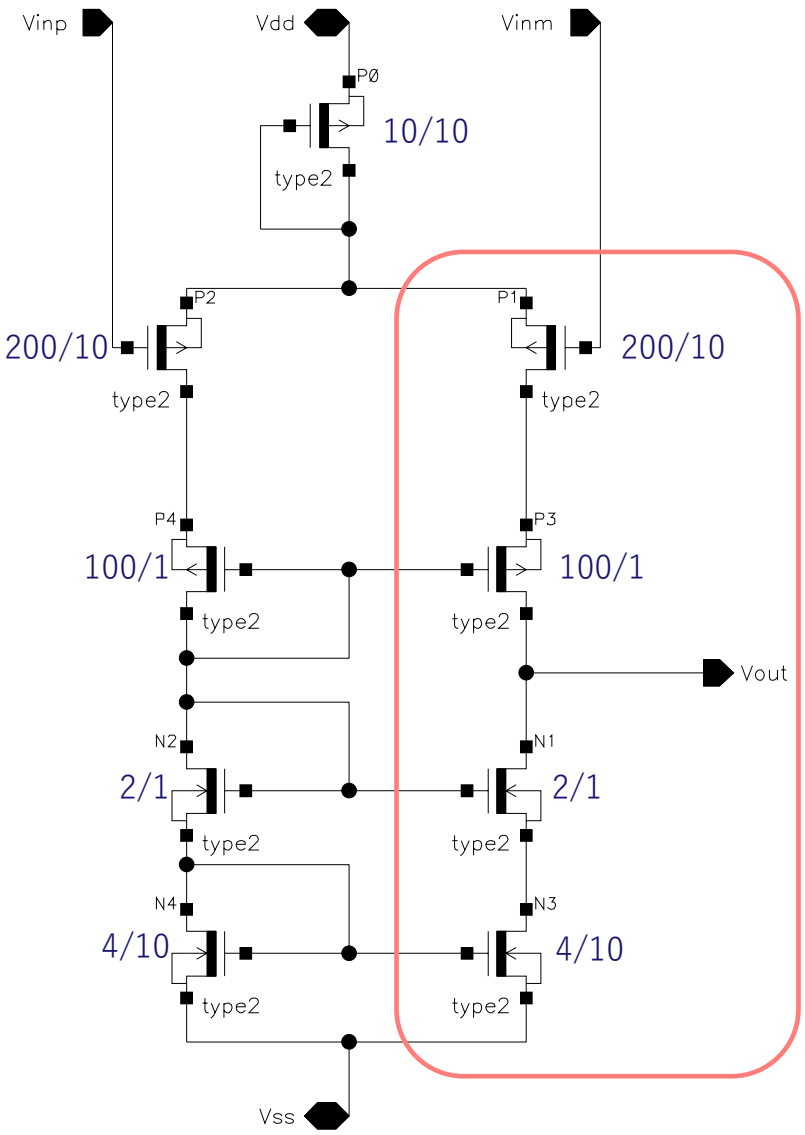
- ソースフォロア回路
  - ３Kステージから冷凍機外へ取り出す長い冷凍機配線による寄生容量を駆動することを目的とした.
  - 60uA程度の電流を流すため，W/Lを大きくしている.
  - 出力インピーダンス＜1kΩ
  - ゲイン：約1倍 (1倍より大きくなることはない．)
- ドレインアバランシェ対策
  - ダイオード接続により電圧を消費してP2のドレイン電圧を調整.

Buff2：3K



- ソースフォロア回路
  - ３Kステージから冷凍機外へ取り出す長い冷凍機配線による寄生容量を駆動することを目的とした.
  - 60uA程度の電流を流すため，W/Lを大きくしている.
  - 出力インピーダンス＜1kΩ
  - ゲイン：約1倍 (1倍より大きくなることはない．)
- ドレインアバランシェ対策
  - ダイオード接続により電圧を消費してP2のドレイン電圧を調整.

オペアンプ1



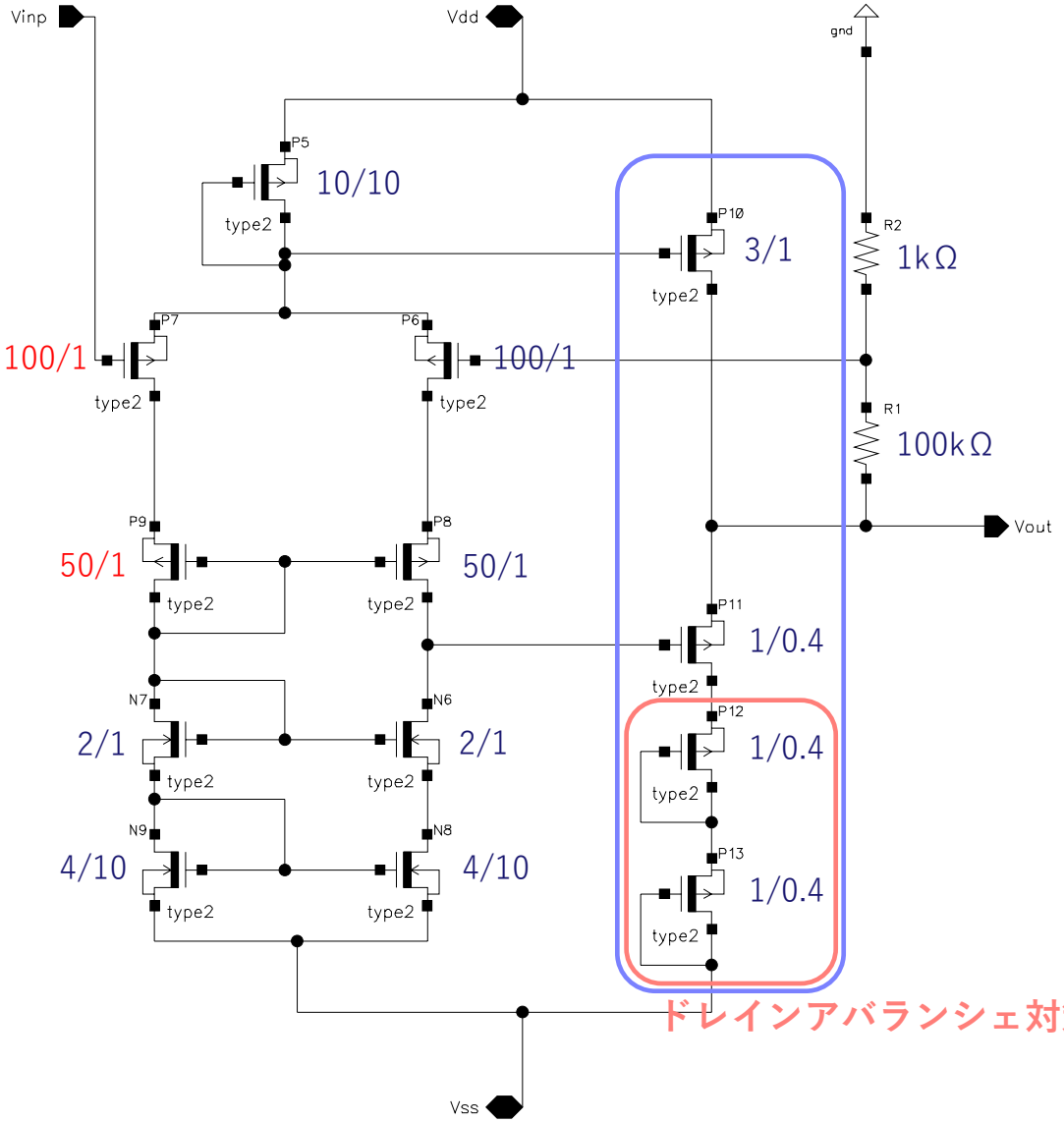
- SOI-STJ6をベースに作成した差動増幅回路.
- 電流源負荷を用いたカスコード増幅回路
  - 1/fノイズを抑制するためにP1は大きいサイズのFET.
  - ゲイン(オープンループ)：
    $g_{mP1}(g_{mP3}r_{oP3}r_{oP1}//g_{mN1}r_{oN1}r_{oN3})$

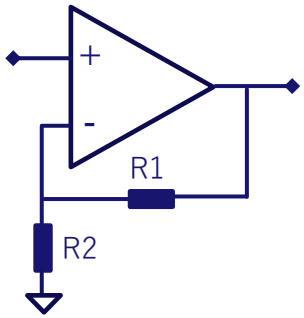
    $$g_m r_o \propto \sqrt{\frac{WL}{I_{ds}}}, g_m = \sqrt{2\beta \frac{W}{L} I_{ds}}, r_O \propto L$$

    →P1,P3,N1はサイズの大きもの
    N3はLの大きいものを選ぶと良い.
    この回路だと~2000
  - 周波数特性
    極：$1/Z_{out}C_L$とかけるので，ゲインを大きくすればするほど低周波側にf_cがよる.

ノイズ,ゲイン–周波数特性はトレードオフの関係.

オペアンプ2



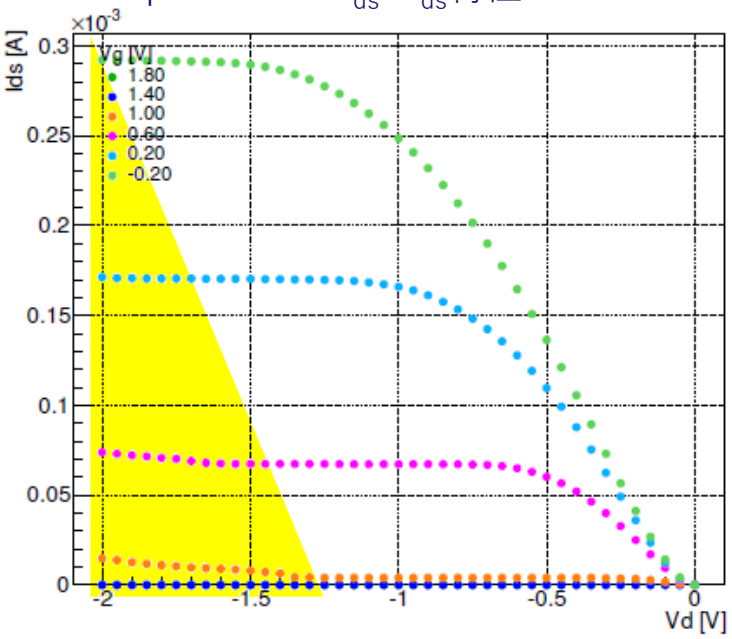


- 非反転増幅回路
  - ゲイン(閉ループ)：1+R1/R2
    ~100
  - 出力インピーダンスを下げるためにバッファ段もついてる.
  - 入力からみた容量成分がオペアンプ1の出力寄生容量となるため，P7,P9のサイズを小さくしている.

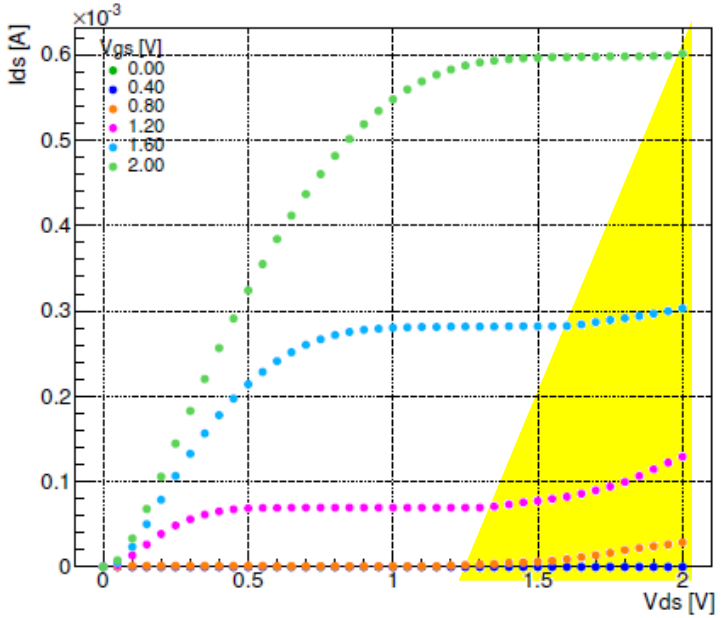
ドレインアバランシェ

W/L=10μm/5μm

p-ch FETのI_{ds}-V_{ds}特性@３K



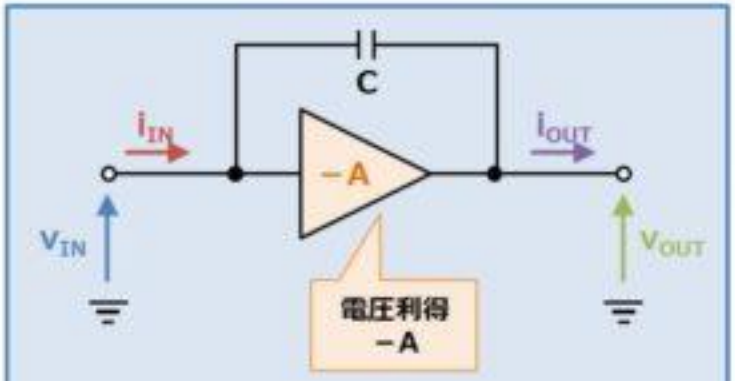
n-ch FETのI_{ds}-V_{ds}特性@３K



- $|V_{gs}| < |V_{ds}|$, 1 V < $|V_{ds}|$ の領域でドレインアバランシェが起こり，I_{ds}が急激に上昇する．
- FETがオンの状態でのドレイン-ソース間の抵抗(オン抵抗)が室温時より低くなる．

ミラー効果

miller-effect



$$v_{OUT} = -Av_{IN}$$

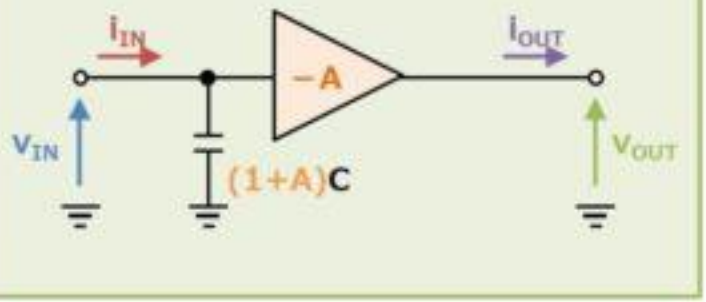
$$v_{IN} = \frac{1}{C}\int i_{IN}\,dt + v_{OUT}$$

2式より

$$v_{IN} = \frac{1}{(1+A)C}\int i_{IN}\,dt$$

入力インピーダンスZ_{IN}

$$Z_{IN} = \frac{v_{IN}}{i_{IN}} = \frac{1}{j\omega C(1+A)}$$



入力側から見ると・・・
容量Cが等価的に1＋A倍になっている
このことを**ミラー効果**という。

また、
(1+A)Cの容量のコンデンサを**ミラー容量**という。