



SOI-STJのSOI増幅器の設計・性能試験

R&D status of the cold preamplifier

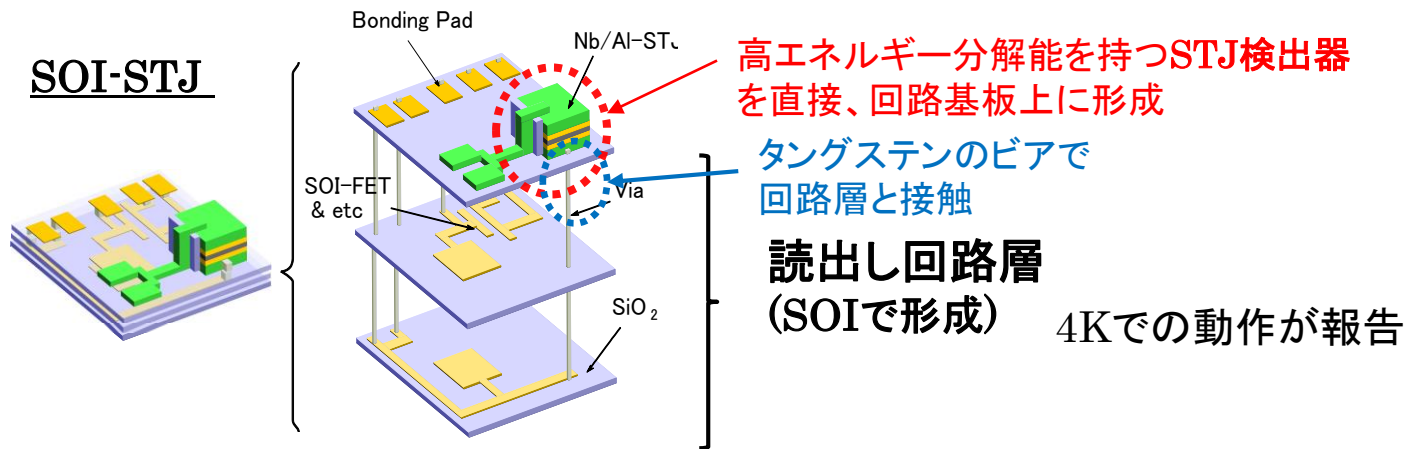
ニュートリノフロンティア研究会 2014.12

筑波大数理，理研^A，KEK^B，岡山大^C，福井大^D，近畿大^E，JAXA^F，産総研^G

金信弘，武内勇司，武政健一，笠原宏太，奥平琢也，市村龍哉，金丸昌弘，森内航也，
先崎蓮，八木俊輔

美馬覚^A，羽澄昌史^B，新井康夫^B，倉知郁生^B，石野宏和^C，吉田拓生^D，広瀬龍太^D，
加藤幸雄^E，松浦周二^F，池田博一^F，和田武彦^F，長勢晃一^F，志岐成友^G，浮辺雅宏^G，
藤井剛^G，大久保雅隆^G，

SOI-STJ



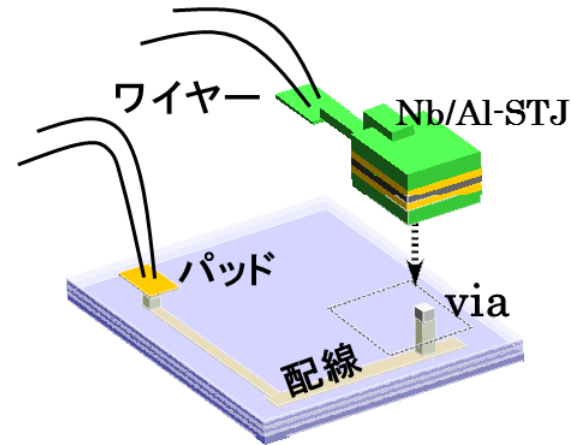
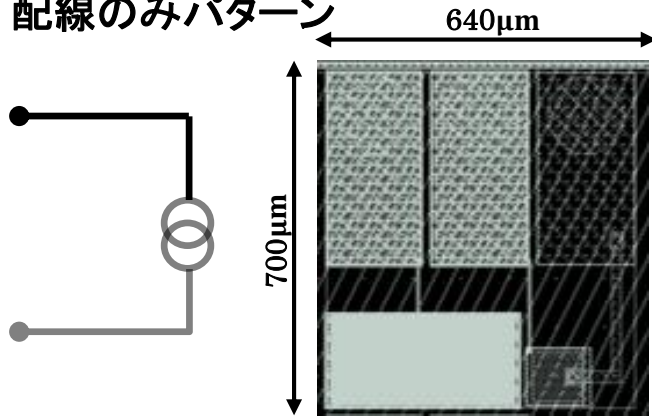
- ニュートリノ崩壊光のエネルギー($\sim 25\text{meV}$)を精度よく測定
 - ➡ ニュートリノの絶対質量を決定できる
 - ➡ 高エネルギー分解能を持つSTJ光検出器の開発
- 現在、STJでの1光子観測には至っていない
 - ➡ 低温プリアンプの開発: SOI-STJ

- 回路層への要求
- STJのリーク電流が最小 ➡ 800mK以下で動作
 - STJの信号幅 $\sim \mu\text{s}$ ➡ 周波数応答 $\sim \text{MHz}$
 - 冷凍機内で動作 ➡ 低消費電力($\sim 100\mu\text{W}$ 以下)

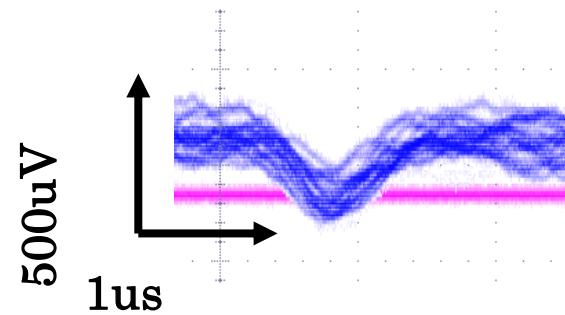
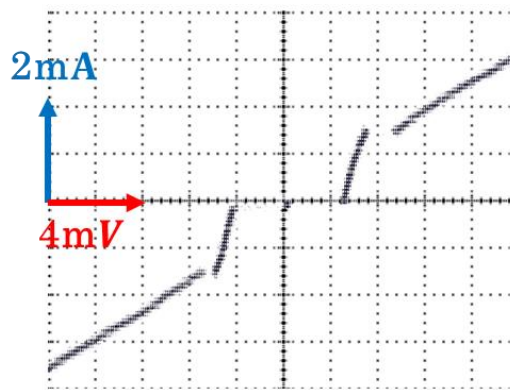
SOI-STJ I

SOI-STJ1 回路図

配線のみパターン



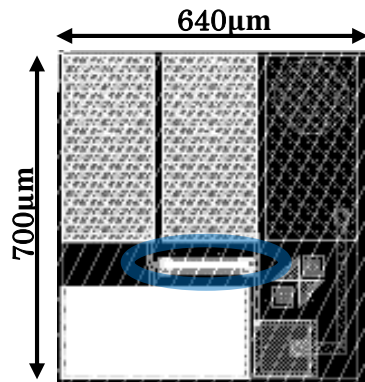
配線のためのパターンでSOIウェハ上のSTJの形成を確認



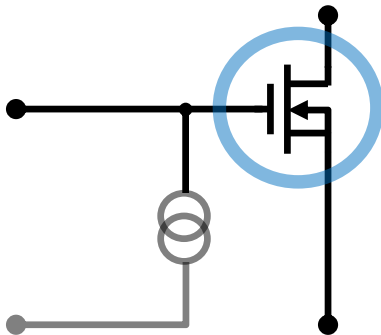
SOI-STJ I

SOI-STJ1 回路図

FET辺のパターン

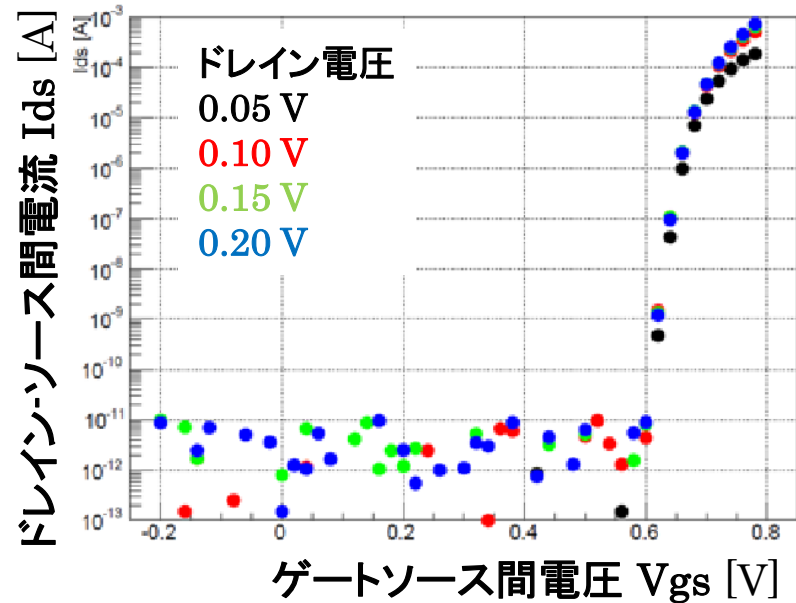


NMOS or PMOS
 $W=10 \times 100 \mu\text{m}$,
 $L=1 \mu\text{m}$



$W=10 \times 100 \mu\text{m}$, $L=1 \mu\text{m}$

NMOS S-tie type I_{ds} - V_{gs} @ 690~720mK



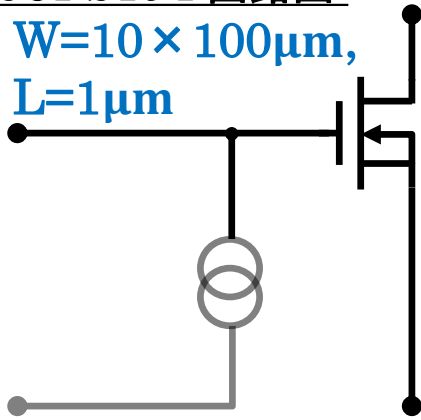
FET辺のパターンでFETの極低温の動作を確認

- STJを上形成したSOIが正常に動作
- STJの動作温度である800mK以下で動作

SOI-STJ II

SOI-STJ I 回路図

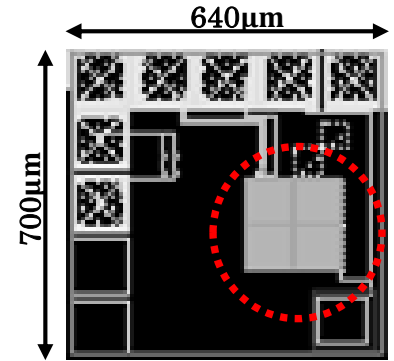
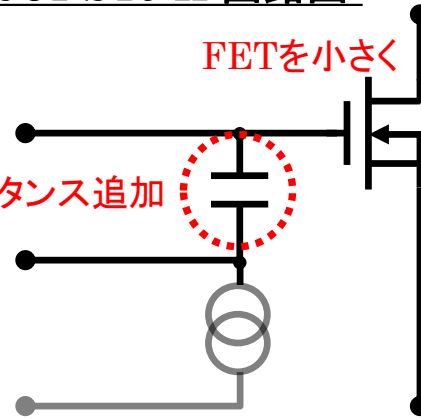
$W=10 \times 100 \mu\text{m}$,
 $L=1 \mu\text{m}$



SOI-STJ II 回路図

FETを小さく

キャパシタンス追加



SOI-STJ Iの問題点を改良

- STJと回路層のバイアスが独立に決められない
 → STJと回路層間にキャパシタンスを追加
- FETのゲートキャパシタンスが大きく、STJの電荷量を増幅できない

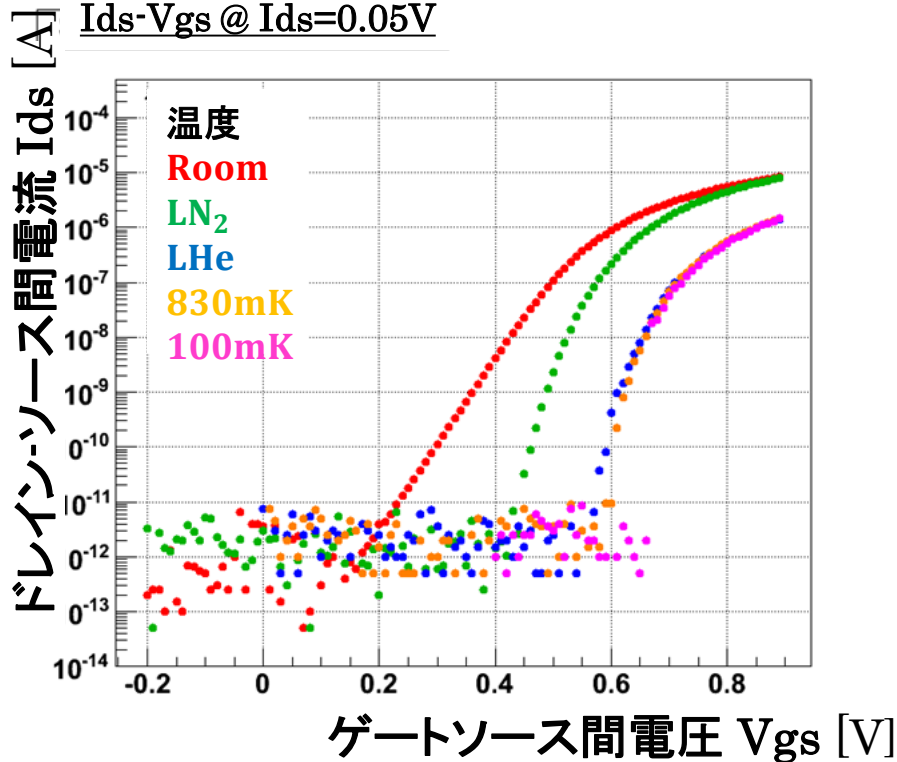
$$\Delta V_{gate} = Q/C_{gate} ; C_{gate} \propto W \times L$$

→ WLの小さいFETに変更

MOS type	FETの大きさ
NMOS, PMOS	$W = 4 \times 10 \mu\text{m}$, $L = 1 \mu\text{m}$
NMOS	$W = 4 \times 1 \mu\text{m}$, $L = 1 \mu\text{m}$
NMOS, PMOS	$W = 1.42 \mu\text{m}$, $L = 0.4 \mu\text{m}$

W/L=1.42 μ m/0.4 μ m, NMOS S-tie type

I_{ds} - V_{gs} @ $I_{ds}=0.05V$



相互コンダクタンス

$$g_m = \frac{\Delta I_{ds}}{\Delta V_{gs}}$$

$$g_m = 11 \mu S @ 100mK, V_{ds} = 0.05V$$

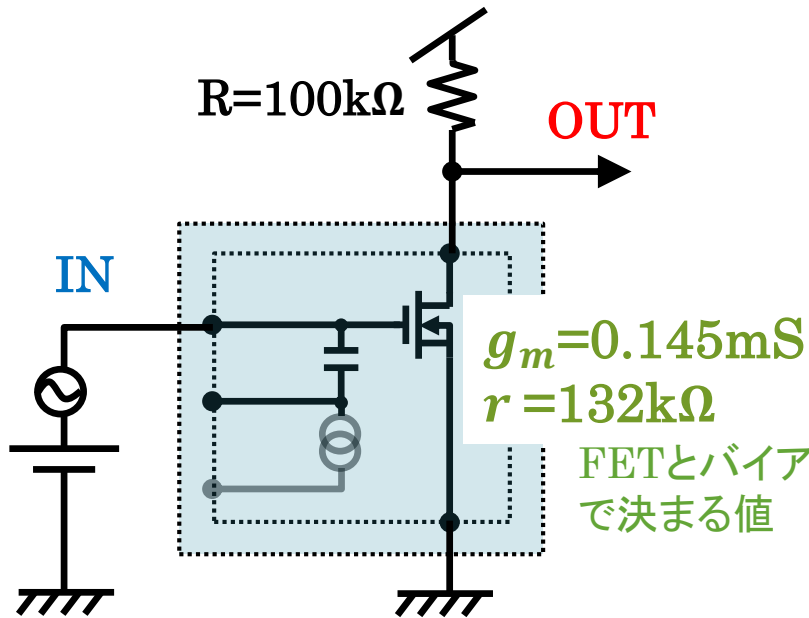
$$g_m = 17 \mu S @ ROOM, V_{ds} = 0.05V$$

➡ 低温での致命的な変化なし

- W/Lの異なるFETでI-V特性を確認
- 100mKでも動作することを確認

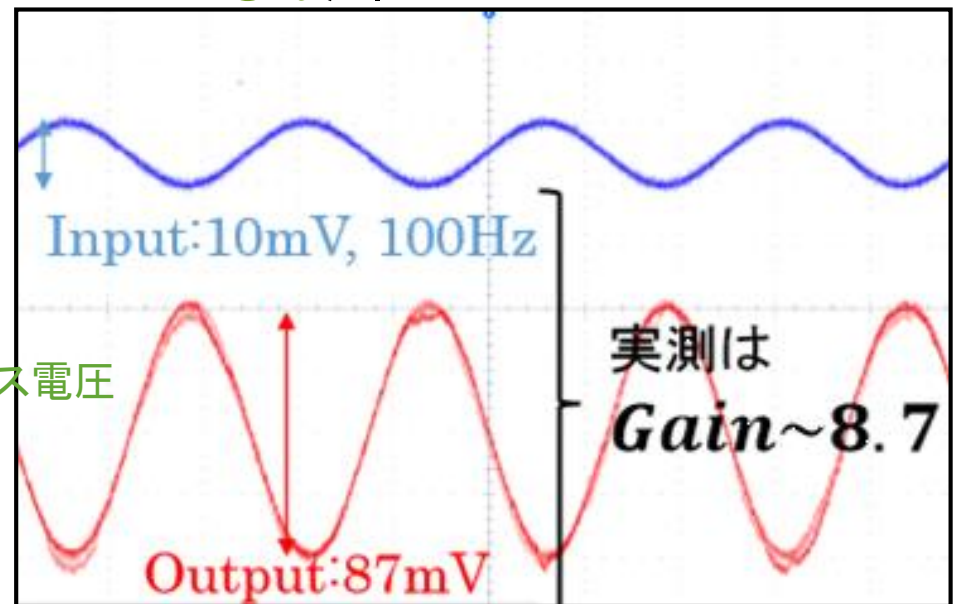
FETの増幅作用

ソース接地型の増幅段を組んで、AC特性を確認した



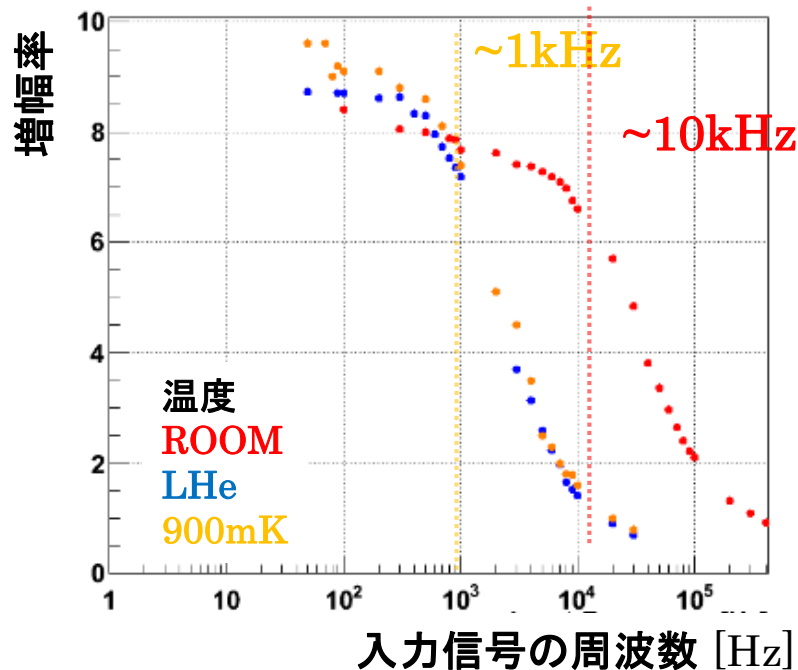
$$\text{Gain} = g_m(R||r) \sim 8.25$$

$$T \sim 1.7\text{K}$$



➔ 期待通りの増幅を確認

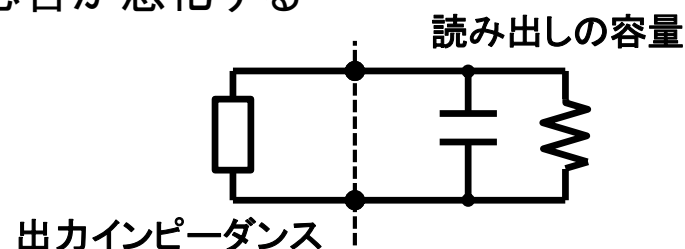
増幅率の周波数依存性



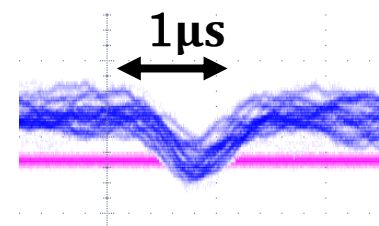
周波数特性を測定

➡ ~kHz までしか増幅されない

出力インピーダンスが~100k Ω と大きい
ため同軸ケーブルで読み出すと周波数
応答が悪化する



STJの信号幅 ~ μ s

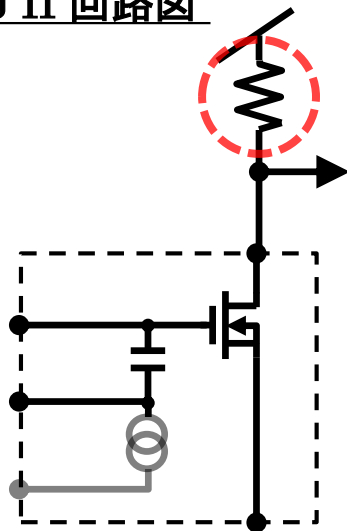


➡ 増幅には~MHzの応答が必要

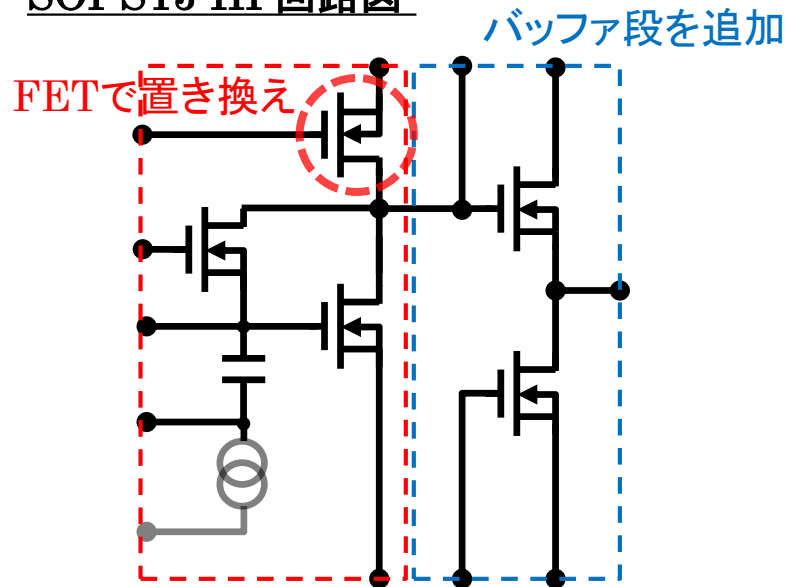
➡ バッファ段の導入

SOI-STJ III

SOI-STJ II 回路図



SOI-STJ III 回路図



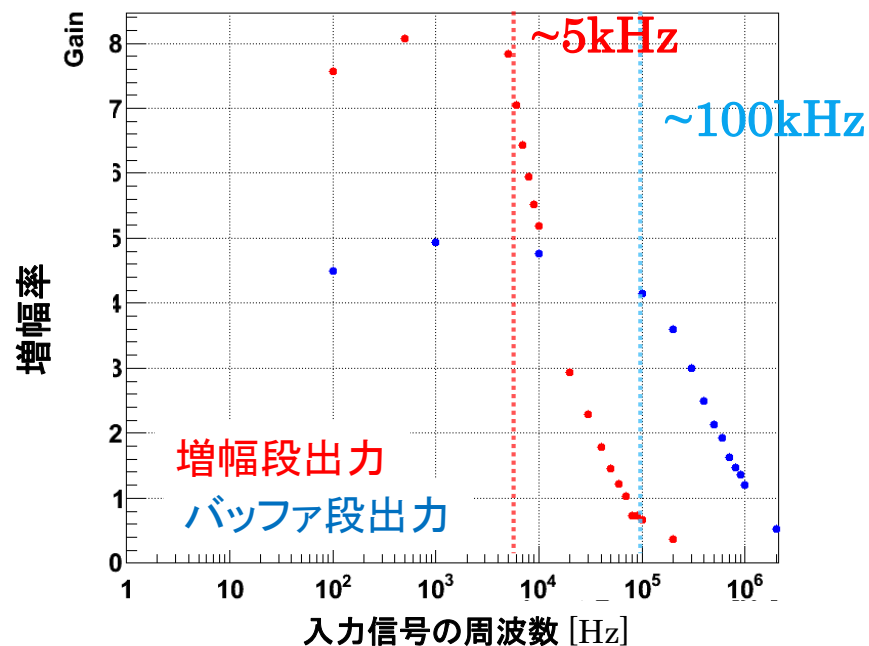
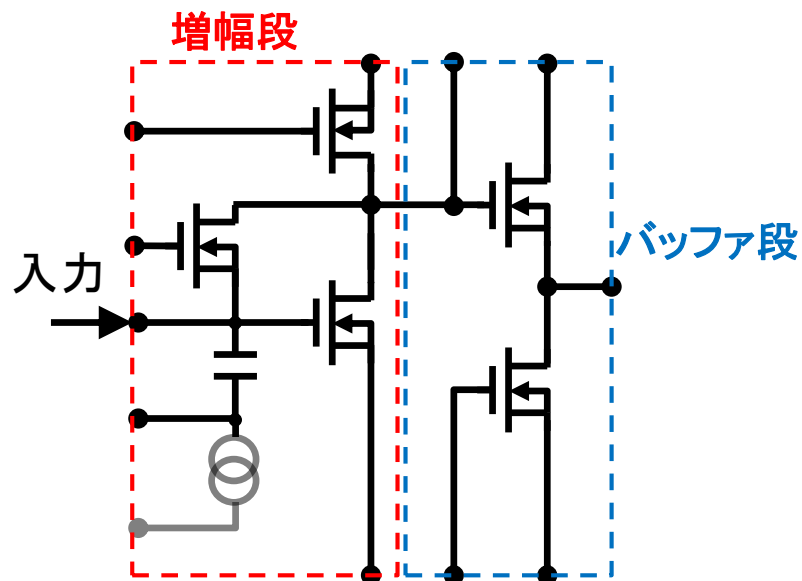
SOI-STJ IIの問題点を改良

バッファ段を追加して出カインピーダンスを下げる : 数百k Ω →1.3k Ω

外部の負荷抵抗をFETで置き換え

- バイアスをFETの耐圧以下で使用可能
- 低いバイアスで高い増幅率が得られる

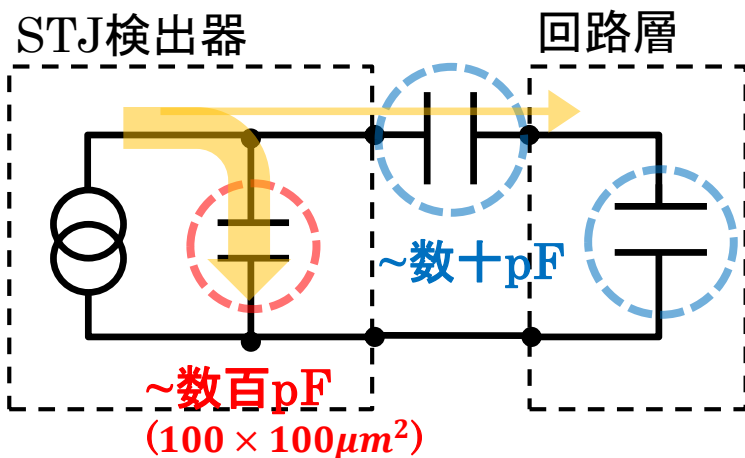
増幅率の周波数依存性 @ROOM



室温での周波数応答の改善を確認
今後、低温での評価を行う

SOI-STJ IV

現在成膜中



STJの容量~数百pF

回路層の容量~数十pF

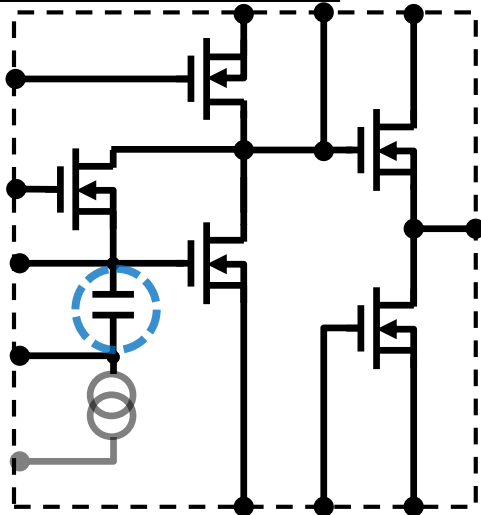
どちらも
物理的に限界がある

→ インピーダンスマッチングしていない

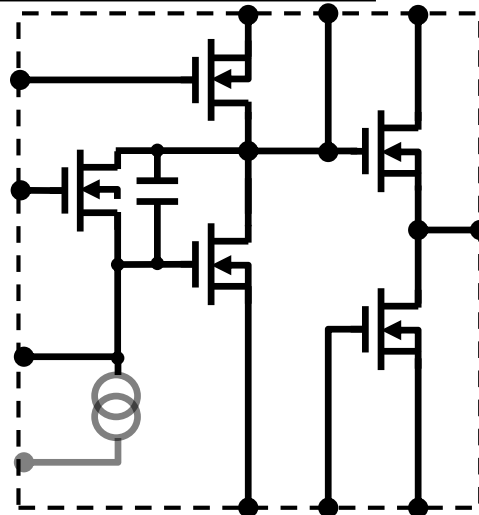
回路層の容量を大きくするため

- カップリングコンデンサを取り除く
- 増幅段を積分型へ

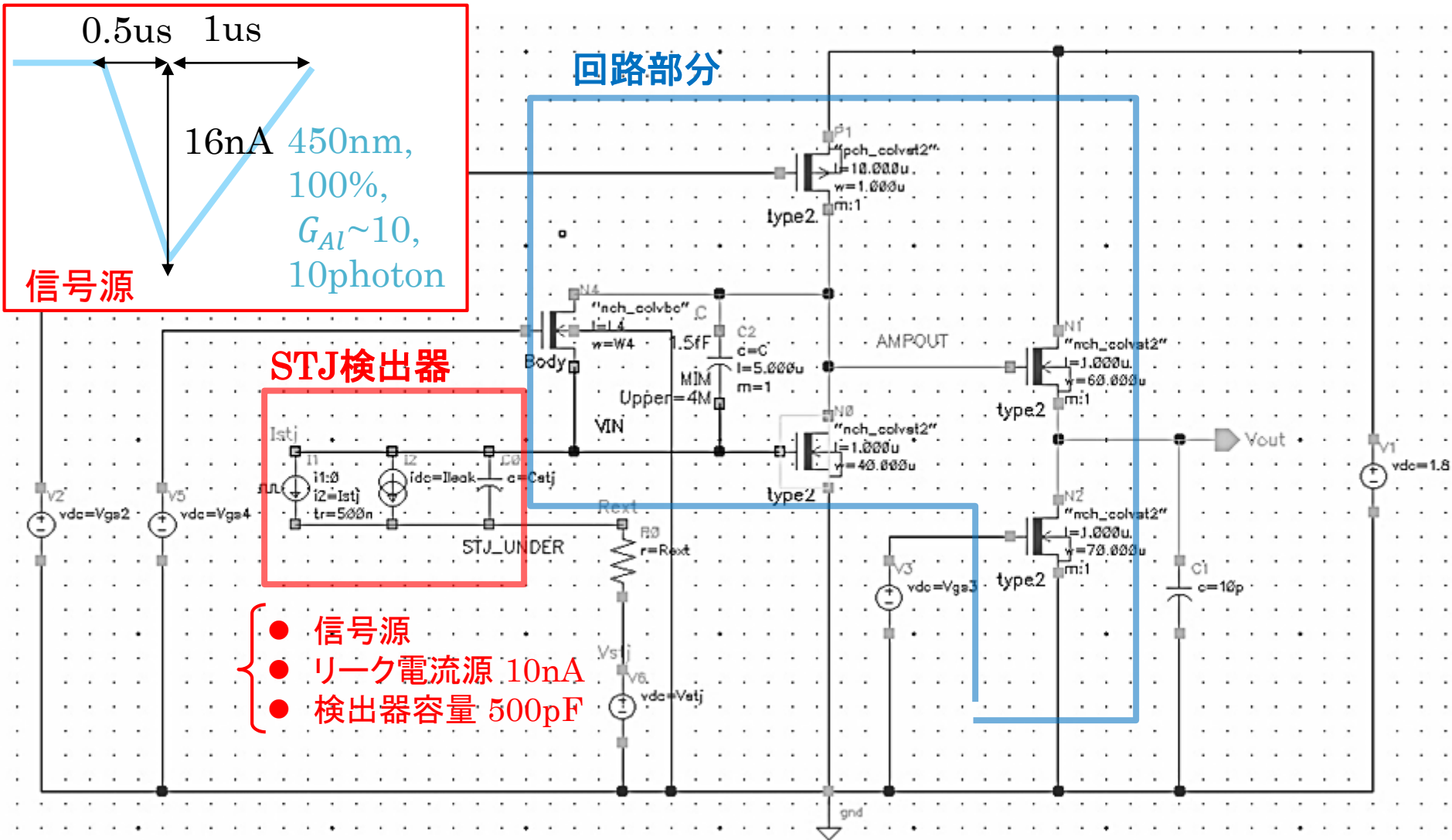
SOI-STJ III 回路図



SOI-STJ IV 回路図



回路シミュレーション

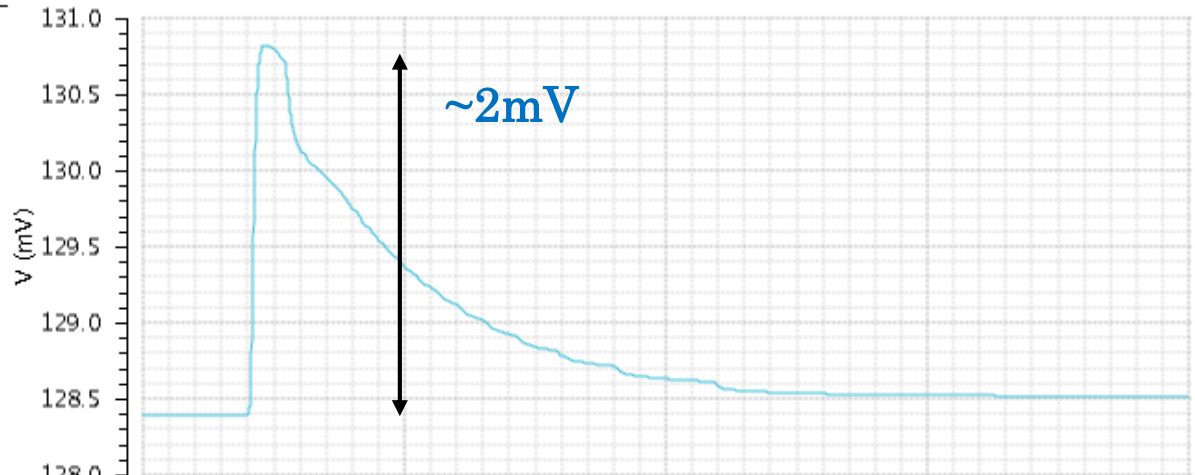


回路シミュレーション

現在成膜中
SOI-STJ IV

Name	Vis
/Vout	<input checked="" type="checkbox"/>
/I1/MINUS	<input checked="" type="checkbox"/>

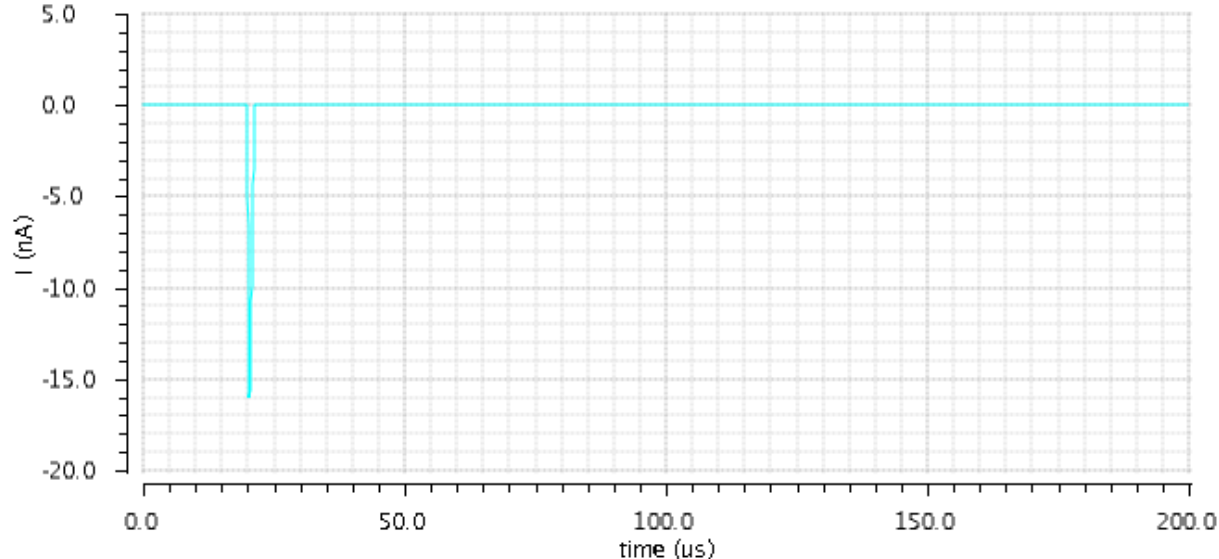
出力



/I1/MINUS	<input checked="" type="checkbox"/>
-----------	-------------------------------------

STJ信号

450nm,
100%,
 $G_{Al} \sim 10$,
10photon



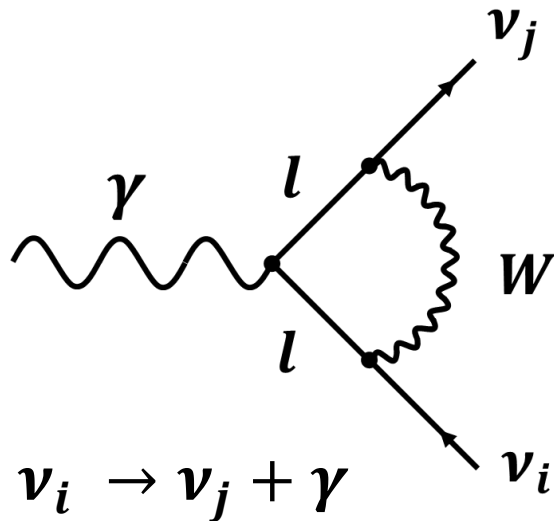
まとめ

- E~25meVの遠赤外光1光子観測が可能なSTJ検出器の開発を行っている
- STJと一緒に800mK以下の極低温で動作するプリアンプの開発:SOI-STJ
- SOI上に形成したSTJの動作を確認
- STJを形成したSOI-FETが800mK以下で動作することを確認
- STJの信号増幅のため
 - 周波数応答改善のためバッファ段を導入
 - インピーダンスマッチングのため回路層の容量を大きくする

Buck up

ニュートリノは唯一、標準模型の中で絶対質量が求まっていない！

ニュートリノ崩壊のFeynman図



- ニュートリノ崩壊光のエネルギーを精度よく測定出来ればニュートリノ質量を決定できる

ニュートリノ振動実験で分かっている

$$E_\gamma = \frac{m_3^2 - m_2^2}{2m_3}$$

精度よく測定

宇宙論等の制限範囲内で

$m_3 = 50\text{meV}, m_2 = 10\text{meV}$ とすると...

$$E_\gamma = 25\text{meV} (\sim 50\mu\text{m})$$

既存の半導体検出器などでは検出不可能

⇒ 高エネルギー分解能を持つ超伝導トンネル接合素子光検出器(STJ)の開発

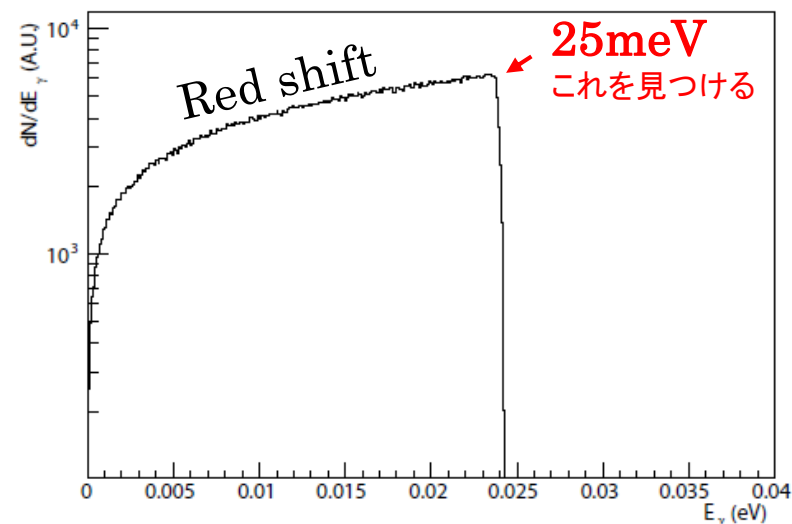
ニュートリノ崩壊の寿命

標準模型では $\tau \sim O(10^{43} \text{ year})$

L-R対称模型 $\tau \sim O(10^{17} \text{ year})$

⇒大量のニュートリノ源

宇宙背景ニュートリノ崩壊光の探索



ロケットに測定系を搭載して打ち上げ

- 40~80 μm (31~16meV)の遠赤外光を分光
- 1光子観測可能な検出器アレイでエネルギースペクトルを測定:

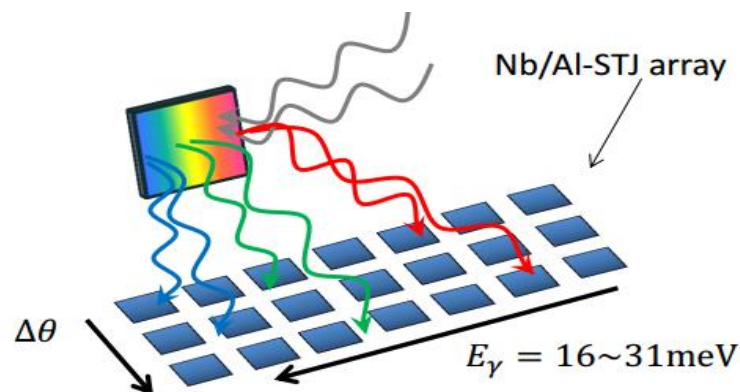
測定下限値: $\tau \sim 10^{12} \text{ year}$

ロケット実験(高度200km,5分間)で

→ 10^{14} year

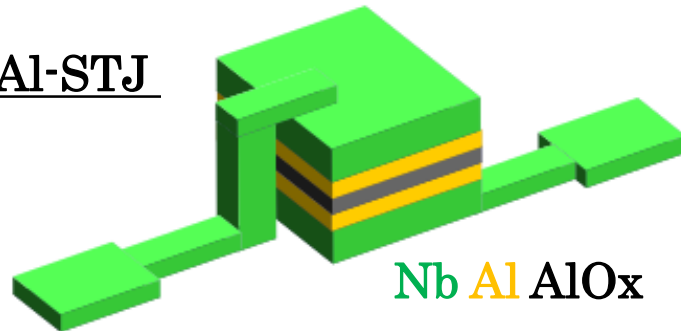
最終的には衛星実験で

→ 10^{17} year



STJ光検出器

Nb/Al-STJ



	Si	Nb	Al
T_c [K]	-	9.23	1.20
Δ [meV]	1100	1.550	0.172

生成準粒子数

$$N_q = E/1.7\Delta$$

エネルギー分解能

$$\sigma_E = \sqrt{1.7\Delta FE}$$

STJ(Superconducting Tunnel Junction)

- 超伝導体/絶縁膜/超伝導体のジョセフソン接合素子
- 光子の入射によって生成された準粒子のトンネル電流を観測
- 高エネルギー分解能

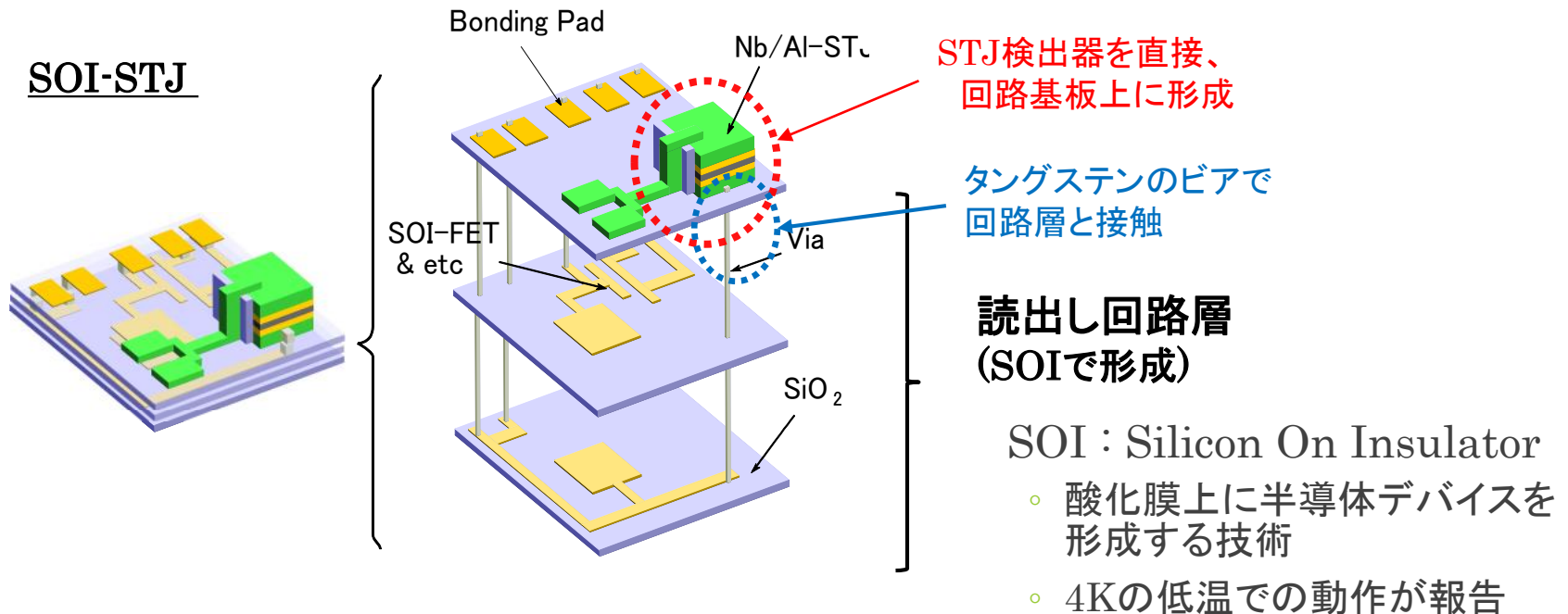
Nb/Al-STJで、遠赤外光1光子観測には至っていない

- 冷凍機外への長い配線からのノイズが原因と考えられる

⇒ 冷凍機内(<3K)で動作する低温アンプの導入(SOI-STJ, HEMT Amp)

SOI-STJ

Nb/Al-STJでの遠赤外光1光子検出には至っていない
⇒ 極低温でSTJと一緒に動作するプリアンプが必要



SOI-STJ

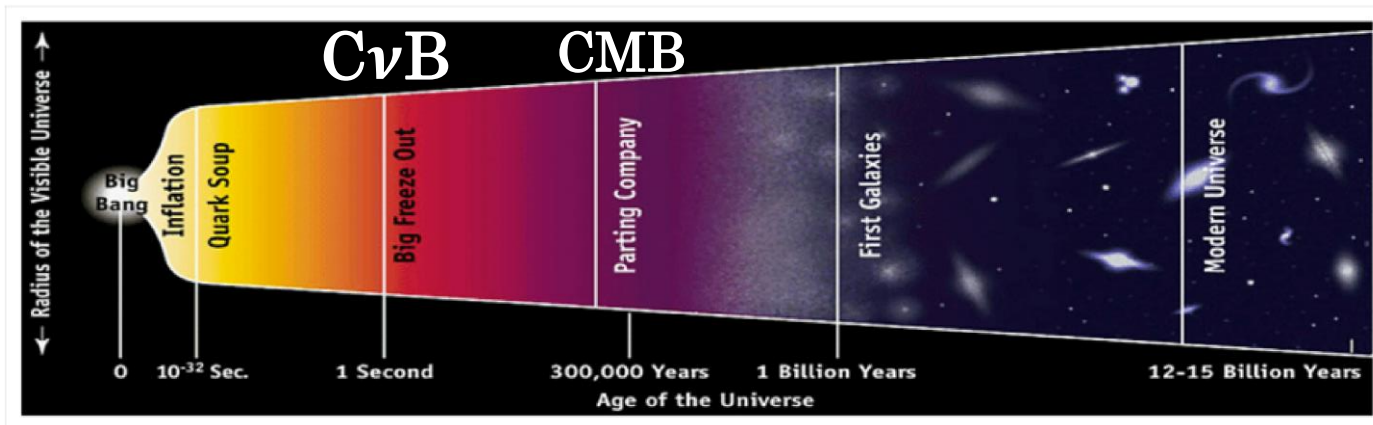
SOI回路基板上に直接STJを形成した、読出し回路一体型の検出器

- 配線の引き回しが不要→ S/Nが良くなる
- SOI: 集積化に優れる→ アレイ化にも対応可

宇宙背景ニュートリノ

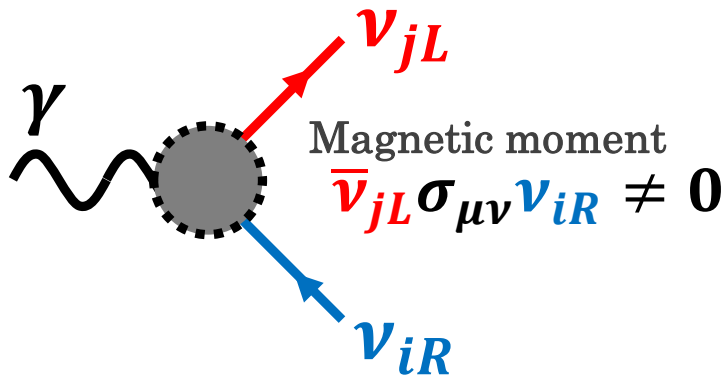
宇宙背景ニュートリノ(CνB) **未発見**

: 宇宙誕生1秒後に、平衡状態から切り離されたニュートリノ : 1.9K, 56個/cm³



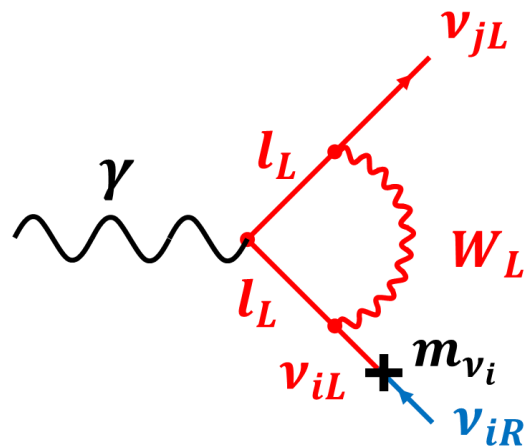
Motivation

ニュートリノ崩壊



ニュートリノと光子の相互作用
 :磁気モーメントのみ

ニュートリノ崩壊のFeynman図



標準模型 $SU(2)_L \otimes U(1)$

Wは左巻きカイラリティのみ

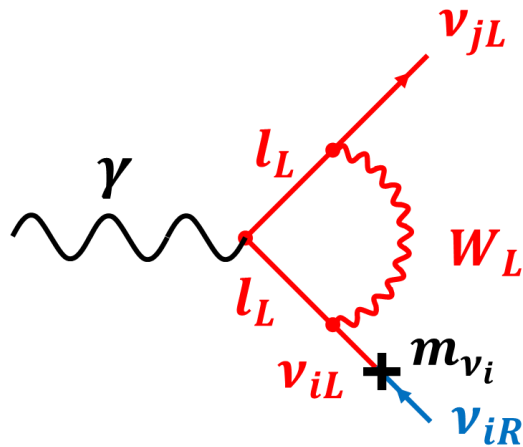
→ 始(終)状態のニュートリノ:左巻き

→ 磁気モーメントの寄与: $\bar{\nu}_{ji} \sigma_{\mu\nu} q^\nu \nu_i = 0$

ニュートリノ質量項も小さい

⇒ 崩壊の寿命は $\sim 10^{43}$ year

Motivation ニュートリノ崩壊



標準模型 $SU(2)_L \otimes U(1)$

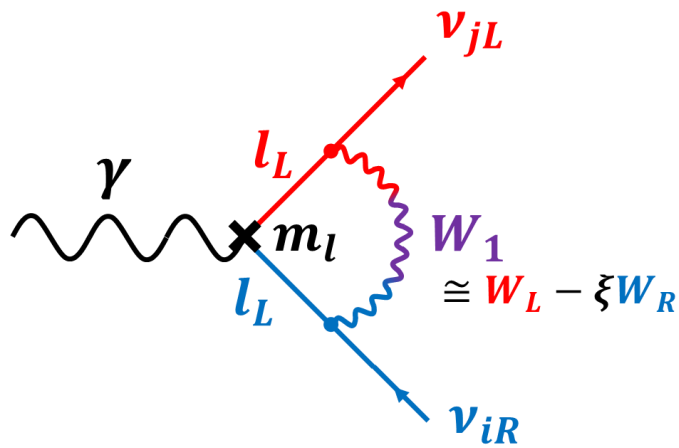
Wは左巻きカイラリティのみ

→ 始(終)状態のニュートリノ:左巻き

$$\bar{\nu}_j i \sigma_{\mu\nu} q^\nu \nu_i = 0$$

ニュートリノ質量項も小さい

⇒ 崩壊の寿命は $\sim 10^{43} \text{ year}$



L-R対象模型: $SU(2)_L \otimes SU(2)_R \otimes U(1)$

Wは W_L, W_R の混合状態

$$\begin{pmatrix} W_1 \\ W_2 \end{pmatrix} = \begin{pmatrix} \cos \zeta & -\sin \zeta \\ \sin \zeta & \cos \zeta \end{pmatrix} \begin{pmatrix} W_L \\ W_R \end{pmatrix}$$

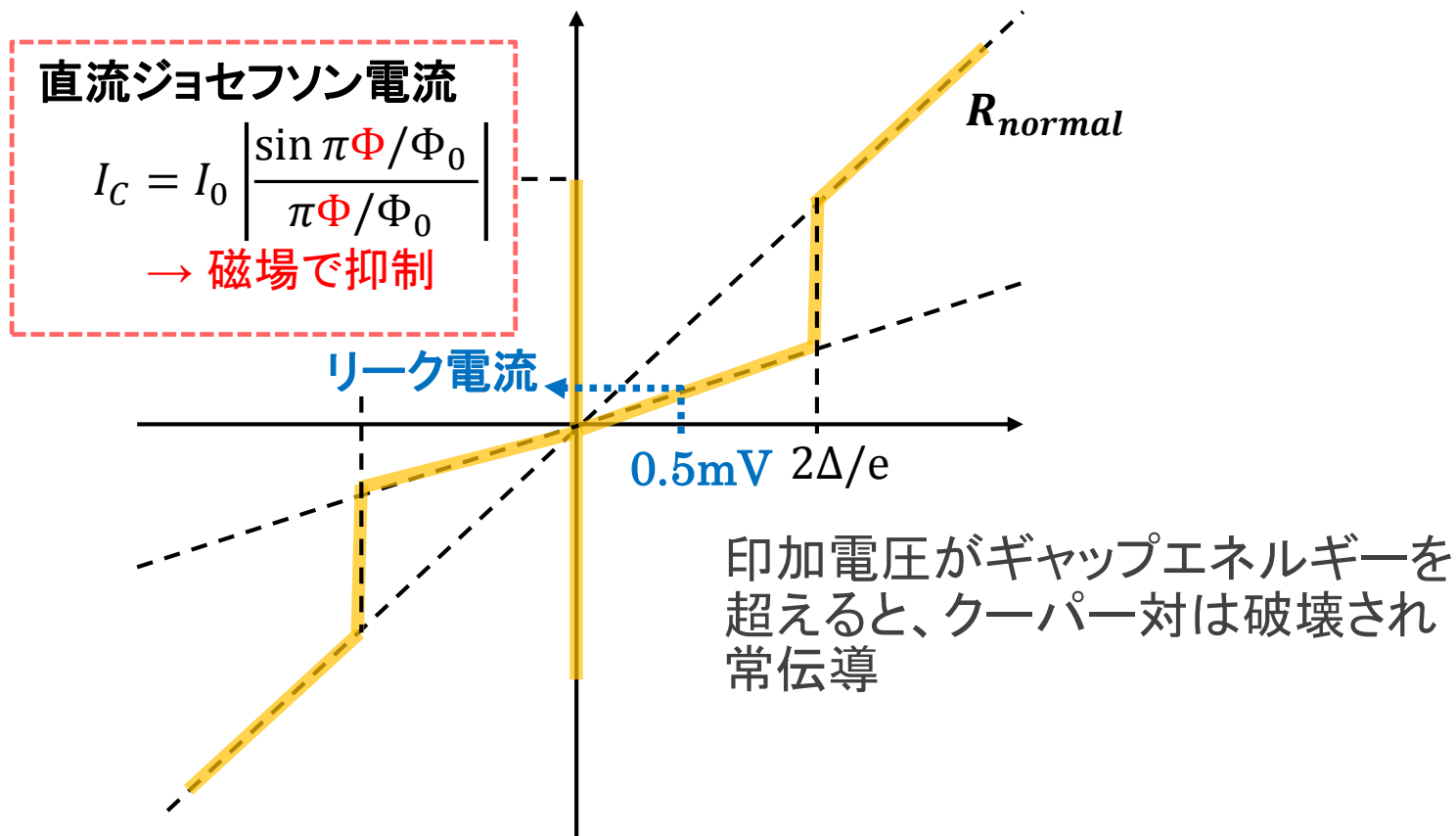
- Wはカイラリティの異なるニュートリノ間を飛ば
- 荷電レプトンの質量項の寄与:大

⇒ 寿命は $\sim 10^{17} \text{ year}$

(測定下限値 $M_{W_2} > 1.8 \text{ TeV}/c^2, \zeta < 0.013$)

Nb/Al-STJ

STJ-IV特性



リーク電流への要求

波長50nmの遠赤外光子1photon ($E = 25\text{meV}$)
 に対するNb/Al-STJの発生準粒子数は

$N_q \sim 100e^-$ (収集効率100%, $G_{Al} \sim 10$ を仮定)

リーク電流による発生電荷数のゆらぎが1phpton
 信号による発生電荷数の3倍以下になるには

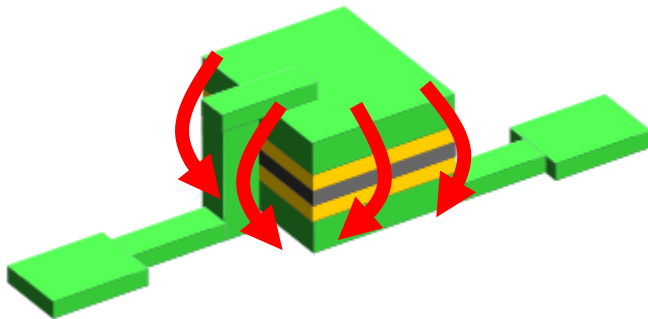
$$\delta N_{leak} = \sqrt{N_{leak}} = \frac{1}{3} N_q$$

$$N_{leak} = I_{leak} \times (\text{信号幅: } \sim 1.5\mu\text{s})$$

$$\Rightarrow I_{leak} \sim 7.4 \times 10^8 e^- \sim 100\text{pA}$$

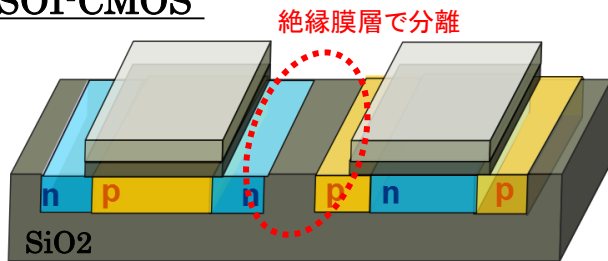
現在のリーク電流は10nA @100×100 μm^2

リーク電流が主に側面からのものとするれば、ジャンクションサイズを100倍小さくすれば達成できると考えられる



SOI

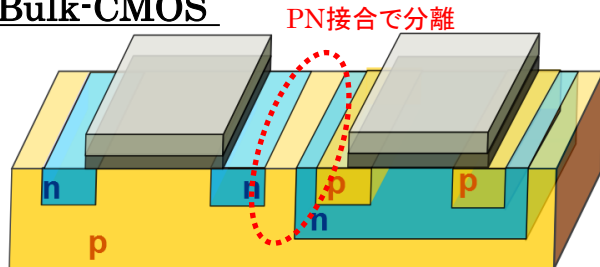
SOI-CMOS



SOI(Silicon On Insulator)技術

- 酸化膜上に半導体素子を形成する技術
 - 素子間は酸化膜層で分離されるため、クロストークが小さく集積化に優れる
- アレイ化にも対応

Bulk-CMOS



低温でのトランジスタの動作

- 極低温下ではキャリアの移動度が上昇
- 浮遊帯効果など誤作動の原因
- チャンネル層が薄いFD(Full Depleted)-SOIでは上記の誤作動が抑制

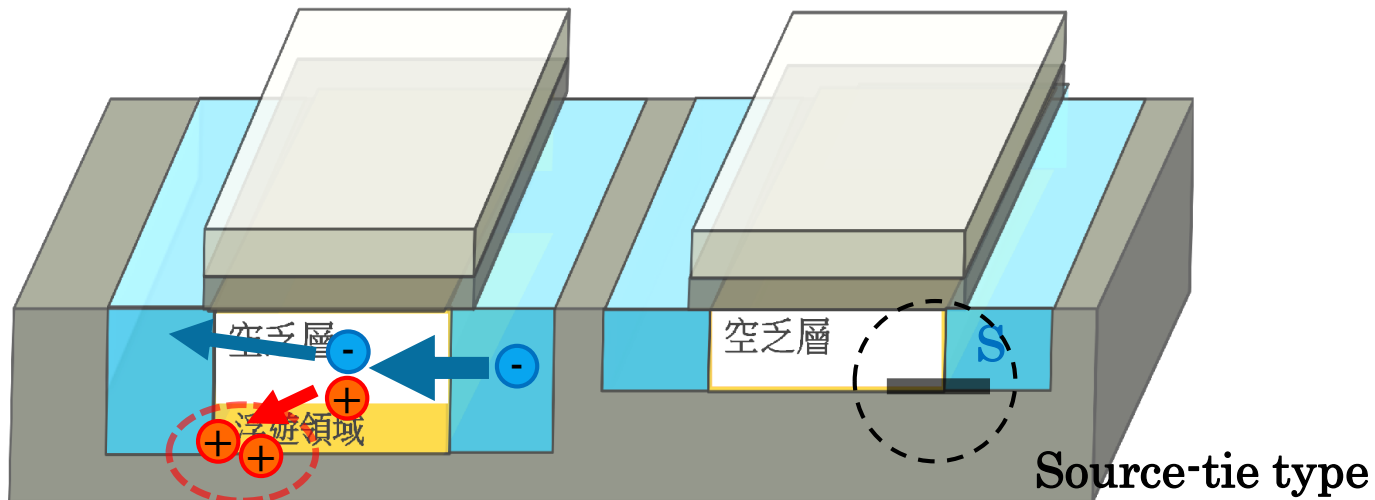
JAXAがFD-SOIプロセスで形成されたMOSFETが4Kで動作すると報告

⇒ SOI-FETを用いた極低温アンプの導入

SOI PD-SOIとFD-SOI

PD(Partially Depleted)-SOI

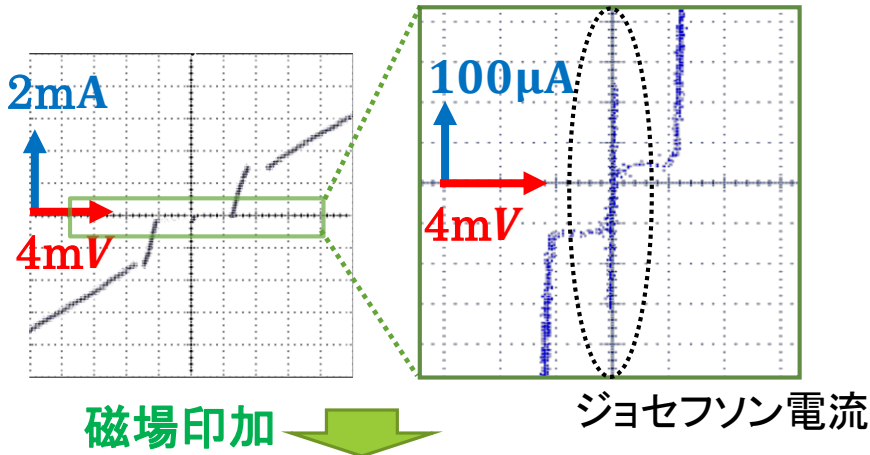
FD(Fully Depleted)-SOI



- PD-SOIプロセスではチャンネル層が全空乏化せず浮遊領域に電荷が溜まる（浮遊帯効果）
- Body-Sourceを電氣的に接続するsource-tie typeを用いることでbody領域に電荷が溜まることを防ぐ
- Body-tie typeでは弱いヒステリシス特性が見られる(JAXAの報告)

SOI基板上に作成したSTJ

50 × 50 μm^2 SOI-STJ I-V @ 700mK



- ✓ ジョセフソン接合素子特有のI-V特性を確認
- ✓ 磁場の印加でジョセフソン電流が消失することを確認

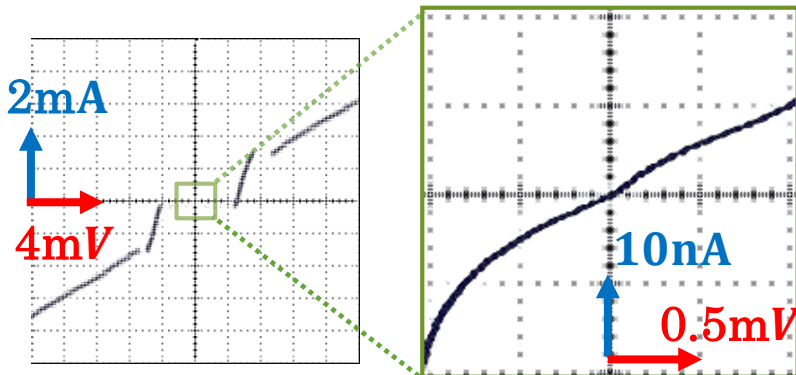
リーク電流 ~ 6nA @ 0.5mV

Siウェハ上に形成した Nb/Al-STJ (100 × 100 μm^2): @ 200mK

- リーク電流 ~ 10nA @ 0.5mV
- ジョセフソン電流: 0.1mA

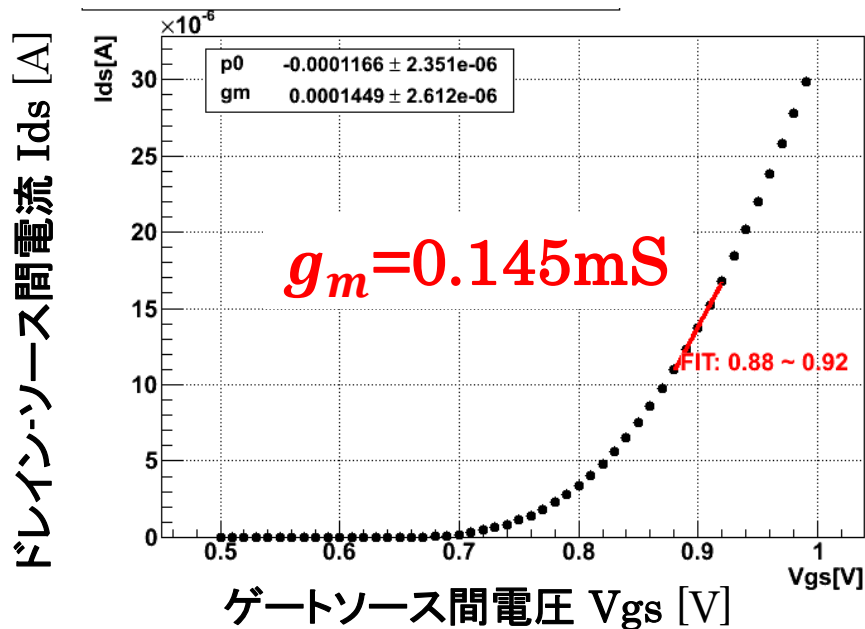
- ✓ Siウェハ上に形成したSTJとほぼ同様の品質を持つことを確認

50 × 50 μm^2 SOI-STJ I-V @ 700mK, 35 Gauss

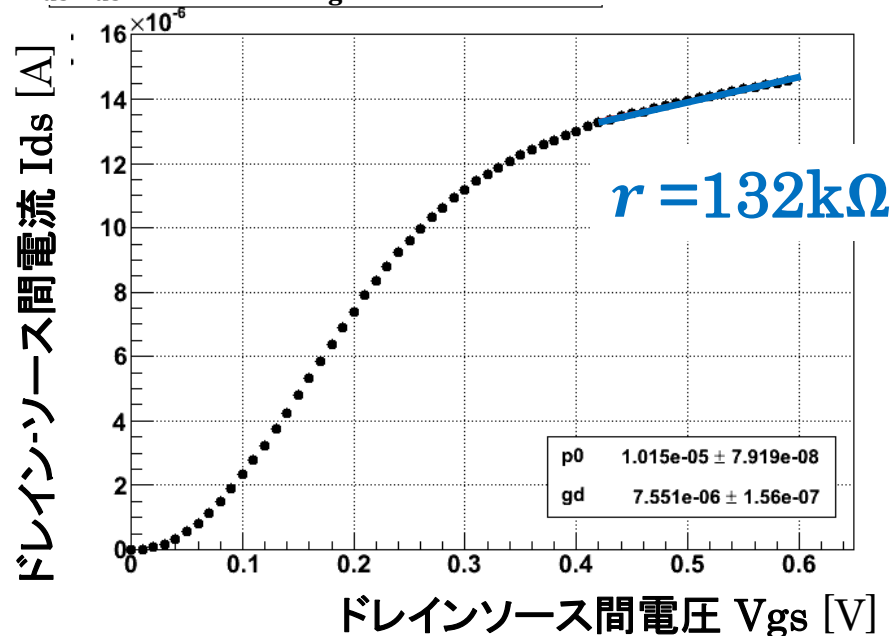


低温での増幅動作

I_{ds} vs V_{gs} @ 950mK, $V_d=0.5V$



I_{ds} vs V_{ds} @ 950mK, $V_g=0.9V$



⇒ 予想される増幅率は $Gain = g_m(R || r) \sim 8.25$